

Документ подписан простой электронной подписью
Информация о владельце: Шебзухова Татьяна Александровна
ФИО: Шебзухова Татьяна Александровна
Должность: Директор Пятигорского института (филиал) Северо-Кавказского
федерального университета
Дата подписания: 05.09.2023 13:42:31
Уникальный программный ключ: d74ce93cd40e39275c3ba2f58486412a1c8ef96f

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное образовательное учреждение
высшего образования
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»
Пятигорский институт (филиал) СКФУ
Колледж Пятигорского института (филиала) СКФУ

УТВЕРЖДАЮ
Директор Пятигорского института
(филиал) СКФУ
_____ Т.А. Шебзухова
«__» _____ 20__ г.

ФОНД ОЦЕНОЧНЫХ СРЕДСТВ
для проведения текущего контроля и промежуточной аттестации
(ЭЛЕКТРОННЫЙ ДОКУМЕНТ)

По дисциплине	МДК 01.01 Цифровая схемотехника
Специальность	09.02.01
Форма обучения	очная
Учебный план	2021 г.

Объем занятий: Итого	422	ч.,
В т.ч. аудиторных	288	ч.
Лекций	144	ч.
Практических занятий	144	ч.
Самостоятельной работы	134	ч.
Диф.зачет7 семестр	—	ч.

Дата разработки: 22 марта 2021г.

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное образовательное учреждение
высшего образования
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»
Пятигорский институт (филиал) СКФУ
Колледж Пятигорского института (филиала) СКФУ

УТВЕРЖДАЮ
Директор Пятигорского института
(филиал) СКФУ
_____ Т.А. Шебзухова
«__» _____ 20__ г.

Вопросы для собеседования

по дисциплине: Цифровая схемотехника

Тема 1. Информационные основы цифровой схемотехники.

1. Информационная модель канала передачи информации.
2. Модели и уровни представления цифровых устройств.
3. Входы и выходы цифровых микросхем.
4. Основные обозначения интегральных схем при проектировании устройств.

Тема 3. Принципы построения цифровых устройств на логических элементах.

1. Проектирование формирователей импульсов: дифференцирующая интегрирующая цепи, триггер Шмитта, ГЛИН.
2. Проектирование генераторов импульсов на логических элементах.
3. Синхронизация в цифровых устройствах.

Тема 4. Дешифраторы и шифраторы.

1. Общие сведения о комбинационных микросхемах.
2. Синтез линейного дешифратора.
3. Схемы дешифраторов.
4. Схемы шифраторов.
5. Область применения.

Тема 5. Мультиплексоры и демультиплексоры

1. Синтез линейных мультиплексоров и демультиплексоров.
2. Синтез каскадных мультиплексоров и демультиплексоров.

Тема 6. Компараторы и преобразователи кодов.

1. Синтез преобразователя кода из 8421 в код Грея.
2. Синтез преобразователя кода из 4241 в код Грея.

Тема 7. Арифметико-логическое устройство (АЛУ), программируемые логические структуры.

1. Синтез АЛУ.
2. Программируемые логические интегральные схемы (ПЛИС).

Тема 8. Триггеры.

1. Назначение, условно-графическое обозначение.
2. Синтез. Построение схем.
3. Реализация цифровых схем на элементах – триггерах.

Тема 9. Асинхронные и синхронные RS-триггеры.

1. Назначение, условно-графическое обозначение ИМС.
2. Синтез. Построение схем.
3. Реализация цифровых схем на элементах.

Тема 10. Универсальные триггеры.

1. Назначение, условно-графическое обозначение ИМС.

2. Синтез. Построение схем.
3. Реализация цифровых схем на элементах – триггерах.

Тема 11. Регистры параллельного действия.

1. Назначение, условно-графическое обозначение ИМС.
2. Синтез. Построение схем.
3. Реализация цифровых схем на регистрах.

Тема 12. Регистры последовательного действия.

1. Назначение, условно-графическое обозначение ИМС.
2. Синтез. Построение схем.
3. Реализация цифровых схем на регистрах.

Тема 13. Универсальные регистры.

4. Назначение, условно-графическое обозначение ИМС.
5. Синтез. Построение схем.
6. Реализация цифровых схем на элементах – регистры.

Тема 14. Асинхронные счетчики прямого и обратного счета.

1. Общие сведения.
2. Классификация.
3. Синтез.
4. Построение схем на ИМС счетчиков.
5. Область применения

Тема 15. Синхронные счетчики.

1. Общие сведения.
2. Классификация.
3. Область применения.

Тема 16. Счетчики с произвольным коэффициентом счета.

1. Общие сведения.
2. Классификация.
3. Область применения.

Тема 18. Регистры, счетчики в интегральном исполнении.

1. Регистры, счетчики в интегральном исполнении.
2. Общие сведения.
3. Классификация.
4. Область применения.

Тема 19. Последовательный и сдвиговый регистры.

1. Назначение, схемы и принцип действия.
2. Назначение и классификация триггеров.

Тема 20. Общие сведения о запоминающих устройствах.

1. Назначение и классификация микросхем памяти.
2. Режимы работы и характеристики ИС запоминающих устройств.
3. Условно-графическое обозначение и назначение выводов микросхем памяти.

Тема 21. Постоянные запоминающие устройства

1. Общие сведения. Однократно программируемые ПЗУ.
2. Проектирование схем на ПЗУ.

Тема 22. Репрограммируемые постоянные запоминающие устройства.

1. Назначение, классификация.
2. Принцип перепрограммирования ИМС. УГО ИМС.
3. Область применения.

Тема 24. Организация модулей запоминающего устройства.

1. Назначение, классификация.
2. Запоминающие элементы биполярной ОЗУ.

3. Запоминающие элементы на КМОП транзисторах.
4. Запоминающие элементы динамического типа.

Тема 25. Интегральная схема.

1. Интегральная схема как самостоятельный тип электронных приборов.
2. Основные особенности интегральных схем.
3. Классификация и маркировка интегральных схем.
4. Серии цифровых интегральных схем.

Тема 26. Базовые технологические операции.

1. Базовые технологические операции и технология производства интегральных схем.
2. Подготовительные операции.
3. Эпитаксия. Легирование. Травление. Литография. Формирование диэлектрических пленок.
4. Формирование проводящих пленок.
5. Активные элементы полупроводниковых ИС.
6. Пассивные элементы ИС.

Тема 28. Структурные методы повышения быстродействия запоминающих устройств.

1. Структурные методы повышения быстродействия запоминающих устройств.
2. Конвейерная обработка информации.
3. Память с расслоением.

Тема 29. Цифро-аналоговые и аналого-цифровые преобразователи.

1. Цифро-аналоговые преобразователи.
2. Аналого-цифровые преобразователи.
3. Принципы работы.

Тема 30. Программируемые логические матрицы и программируемые логические интегральные микросхемы.

1. Программируемые логические матрицы.
2. Программируемые логические интегральные микросхемы.
3. Принцип работы.

Тема 32. Приборы на программируемой матричной логике комбинационного типа и с памятью.

1. Приборы на программируемой матричной логике комбинационного типа и с памятью.
2. ПЛМ, воспроизведение скобочных форм переключательных функций, схемы с двунаправленными выводами.
3. Структура программируемой логической матрицы.

Тема 33. ПЛИС комбинированной архитектуры и типа «система на кристалле».

1. ПЛИС комбинированной архитектуры и типа «система на кристалле».
2. Понятие «система на кристалле».
3. Сферы применения.

Тема 34. СБИС программируемой логики с комбинированными архитектурами.

1. СБИС программируемой логики с комбинированными архитектурами.
2. Классификация ПЛИС.
3. Структура ПЛИС.

Тема 35. Программируемые аналоговые и аналого-цифровые схемы.

1. Программируемые аналоговые схемы.
2. Программируемые аналого-цифровые схемы.
3. Принцип работы.

Тема 38. Проектирование цифровых устройств на базовых элементах ИМС.

1. Этапы проектирования.
2. Анализ и синтез проекта схем.
3. Особенности применения ИС на разных технологиях.

Тема 39. Функциональные узлы.

1. Функциональные узлы комбинационного типа.

2. Функциональные узлы последовательностного типа (автоматы с памятью).
3. Структура функциональных узлов.

Тема 41. Полупроводниковые запоминающие устройства.

1. Общая организация памяти.
2. Характеристики памяти: стоимость, емкость, быстродействие, потребляемая мощность, возможность доступа.
3. Энергозависимая и энергонезависимая память.

Тема 42. Динамические запоминающие устройства повышенного быстродействия.

1. Динамическое оперативное запоминающее устройство (ДОЗУ).
2. Организация ДОЗУ.
3. Методы регенерации ДОЗУ.

Тема 43. Проектирование конструктивно-технологических модулей.

1. Основные задачи при разработке конструкции.
2. Исходные данные к разработке топологии печатных плат.
3. Классы точности изготовления печатных плат.

Тема 44. Схемные решения цифровых устройств.

1. Элементная база электронных устройств.
2. Элементная база современных цифровых устройств.
3. Функциональные узлы и блоки цифровой аппаратуры.

Тема 45. Организация обмена информацией.

1. Системные директивы ввода-вывода.
2. Обмен с нестандартной периферией.
3. Блочная передача данных между оперативной памятью и внешним устройством.

Тема 47. Адресация операндов и регистры процессоров.

1. Методы адресации операндов.
2. Внутренние регистры процессора.
3. Специализированные регистры.

Тема 48. Схемотехника цифровых логических элементов.

1. Принципы построения логических элементов.
2. Логические элементы: классификация, УГО, контактно-релейные схемы.
3. Основные параметры логических элементов.

Тема 49. Резисторно-транзисторная логика (РТЛ) и диодно-транзисторная логика (ДТЛ).

1. Резисторно-транзисторная логика.
2. Базовая РТЛ-схема.
3. Диодные логические элементы.
4. Диодно-транзисторная логика.

Тема 50. Транзисторно-транзисторные логические элементы (ТТЛ, ТТЛШ).

1. Транзисторно-транзисторная логика.
2. Базовая ТТЛ-схема.
3. Базовая ТТЛШ-схема.

Тема 51. Логические элементы эмиттерно-связной логики (ЭСЛ).

1. Общие сведения.
2. Достоинства и недостатки схемотехники ЭСЛ.
3. Схема типового логического элемента ЭСЛ.
4. Принцип работы.

Тема 52. Логические элементы на КМОП-транзисторах.

1. Общие сведения.
2. Принципы построения логических элементов на КМОП-транзисторах.
3. Основные характеристики и параметры микросхем на КМОП-транзисторах.

4. Особенности применения микросхем на КМОП-транзисторах при построении цифровых устройств.

Тема 53. Интегральная инжекционная логика (И²Л).

1. Общие сведения.
2. Принцип работы И²Л.
3. Достоинства и недостатки схемотехники И²Л.
4. Схема типового логического элемента И²Л.

Тема 54. Логические устройства.

1. Логические элементы НЕ
2. Логический элемент "И" - "Конъюнктор"
3. Логический элемент "ИЛИ" - "Дизъюнктор"
4. Логический элемент "И-НЕ"
5. Логический элемент «Исключающее ИЛИ»

Тема 55. Моделирование многокаскадных цифровых устройств.

1. Типы логических устройств: последовательностные и комбинационные устройства.
2. Анализ и синтез комбинационных схем.
3. Правила оформления схем цифровых устройств.

Тема 56. Резисторы

1. Резисторы: классификация, обозначение, основные параметры, маркировка.
2. Конденсаторы: виды, условные обозначения, основные параметры, маркировка.
3. Область применения.

Тема 57. Транзисторы и микросхемы.

1. Транзисторы: классификация, обозначение, основные параметры, маркировка.
2. Принцип работы.
3. Область применения.

Тема 58. Диоды.

1. Полупроводниковые диоды: классификация, условные обозначения, маркировка.
2. Фотодиоды.
3. Тиристоры.

Тема 59. Процессор.

1. Компьютеры, их классификация и назначение.
2. Синтез процессора с использованием принципа программируемой логики.
3. Структура процессора.

Тема 60. Работа устройств на базе микропроцессора с фиксированной разрядностью.

1. Структурная схема типового МП с фиксированной разрядностью.
2. Магистральный принцип организации связи между узлами.
3. Структура типового однокристалльного МП.

Тема 61. Микропроцессорное ядро на базе микропроцессорного комплекта КР580 серии.

1. Условное обозначение микросхемы КР580ВМ80.
2. Состав комплекта КР580.
3. Адресное пространство памяти.

Тема 62. Система команд микропроцессора КР580ВМ80.

1. Кодирование регистров и регистровых пар.
2. Группы команд процессора.
3. Машинные коды команд МП КР580ВМ80.

Тема 63. Внешняя память микропроцессорной системы.

1. Назначение и виды памяти.
2. Разделение памяти по видам.
3. Особенности работы с внешней памятью.

Тема 64. Цифровые устройства ввода/вывода микропроцессорной системы.

1. Интерфейсы ввода/вывода.
2. Форматы данных при асинхронном вводе/выводе.
3. Форматы данных при синхронном вводе/выводе.

Тема 65. Устройство преобразования информации микропроцессорной системы.

1. Назначение и классификация периферийных устройств.
2. Устройства ввода информации.
3. Устройства вывода информации.

Тема 66. Методика и средства автоматизированного проектирования цифровых устройств.

1. Методика и средства автоматизированного проектирования цифровых устройств.
2. Этапы проектирования.
3. Автоматизация проектирования.

Тема 67. Оптимизация проектных решений.

1. Структурная и параметрическая оптимизации.
2. Методы оптимизации проектных решений.
3. Способы оптимизации.

Тема 68. Проектирование интегральных схем.

1. Методы проектирования: макетирование, физическое моделирование, расчет по аналитическим выражениям, математическое моделирование.
2. Автоматизированные и автоматические методы моделирования.
3. Проектирование ИС.

Тема 69. Структуры вычислительных систем: классическая и магистральная.

1. Структуры вычислительных систем: классическая и магистральная.
2. Структура АЛУ.
3. История развития ВС.

Тема 70. Направления развития микропроцессорной системы.

1. Направление развития микропроцессорной системы и области применения.
2. Современные микропроцессорные системы.

Критерии оценивания компетенций

Отметка “5” выставляется, если полно излагается изученный материал, дается правильное определение предметных понятий; обнаруживается понимание материала, обосновываются суждения, студент демонстрирует способность применить полученные знания на практике, привести примеры не только из учебника, но и самостоятельно составленные; студент излагает материал последовательно с точки зрения логики предмета и норм литературного языка.

Отметка “4” выставляется, если студент дает ответ, удовлетворяющий тем же требованиям, что и для отметки “5”, но допускаются 1-2 ошибки, которые сам же исправляет, и 1-2 недочета в последовательности и языковом оформлении излагаемого.

Отметка “3” выставляется, если студент обнаруживает знание и понимание основных положений данной темы, но: излагает материал неполно и допускает неточности в определении понятий или формулировке правил, понятий; не умеет достаточно глубоко и доказательно обосновать свои суждения и привести свои примеры; излагает материал непоследовательно и допускает ошибки в языковом оформлении излагаемого.

Отметка “2” выставляется, если студент обнаруживает незнание большей части соответствующего раздела изучаемого материала, допускает ошибки в формулировке определений и правил, искажает их смысл, беспорядочно и неуверенно излагает материал.

Составитель _____ Н.А. Чернова
(подпись)

«___» _____ 20 г.

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное образовательное учреждение
высшего образования
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»
Пятигорский институт (филиал) СКФУ
Колледж Пятигорского института (филиала) СКФУ

УТВЕРЖДАЮ

Директор Пятигорского института
(филиал) СКФУ

_____ Т.А. Шебзухова
«__» _____ 20__ г.

Темы рефератов

по МДК 01.01 Цифровая схемотехника

Тема 2. Особенности применения логических элементов при разработке цифровых устройств.
Серийные микросхемы и другие виды ИС (гибридная МС).
Серийные микросхемы и другие виды ИС (параметры МС).
Серийные микросхемы и другие виды ИС (базовые логические элементы).

Тема 23. Оперативное запоминающее устройство.
Современные ЗУ (микропроцессорная память).
Современные ЗУ (основная память).
Современные ЗУ (постоянная память).

Тема 46. Разработка комплекта конструкторской документации с использованием системы автоматизированного проектирования (САПР).
Основные сведения о САПР.
Трёхмерное моделирование изделия и процесса сборки.
Уровни современных САПР.

Тема 71. Нанотехнология в производстве микропроцессоров.
Нанотехнологии (Возникновение и развитие нанонауки).
Нанотехнологии (Наноматериалы).
Нанотехнологии (Перспективы развития нанонауки).

Критерии оценивания компетенций

Оценка 5 ставится, если выполнены все требования к написанию и защите реферата: обозначена проблема и обоснована её актуальность, сделан краткий анализ различных точек зрения на рассматриваемую проблему и логично изложена собственная позиция, сформулированы выводы, тема раскрыта полностью, выдержан объём, соблюдены требования к внешнему оформлению, даны правильные ответы на дополнительные вопросы.

Оценка 4 – основные требования к реферату и его защите выполнены, но при этом допущены недочёты. В частности, имеются неточности в изложении материала; отсутствует логическая последовательность в суждениях; не выдержан объём реферата; имеются упущения в оформлении; на дополнительные вопросы при защите даны неполные ответы.

Оценка 3 – имеются существенные отступления от требований к реферированию. В частности: тема освещена лишь частично; допущены фактические ошибки в содержании реферата или при ответе на дополнительные вопросы; во время защиты отсутствует вывод.

Оценка 2 – тема реферата не раскрыта, обнаруживается существенное непонимание проблемы.

Составитель _____ Н.А. Чернова
(подпись)

«__» _____ 20__ г.

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное образовательное учреждение
высшего образования
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»
Пятигорский институт (филиал) СКФУ
Колледж Пятигорского института (филиала) СКФУ

УТВЕРЖДАЮ
Директор Пятигорского института
(филиал) СКФУ
_____ Т.А. Шебзухова
«__» _____ 20__ г.

Фонд тестовых заданий

по МДК 01.01 Цифровая схемотехника

Контрольный срез №1 за 5 семестр

Вариант №1

1. Совокупность знаков, при помощи которых записываются числа, называется:

- 1) системой счисления
- 2) цифрами системы счисления
- 3) алфавитом системы счисления
- 4) основанием системы счисления

2. Чему равен результат сложения двух чисел, записанных римскими цифрами:

MCM + LXVIII?

- 1) 1168
- 2) 1968
- 3) 2168
- 4) 1153

3. Число 301011 может существовать в системах счисления с основаниями:

- 1) 2 и 10
- 2) 4 и 3
- 3) 4 и 8
- 4) 2 и 4

4. Двоичное число 100110 в десятичной системе счисления записывается как:

- 1) 36
- 2) 38
- 3) 37
- 4) 46

5. В классе 110010_2 % девочек и 1010_2 мальчиков. Сколько учеников в классе?

- 1) 10
- 2) 20
- 3) 30
- 4) 40

6. Сколько цифр 1 в двоичном представлении десятичного числа 15?

- 1) 1
- 2) 2
- 3) 3
- 4) 4

Вариант №2

1. Чему равен результат сложения чисел 110_2 и 12_8 ?

- 1) 6_{10}
- 2) 10_{10}
- 3) 10000_2

4) 17_8

2. Ячейка памяти компьютера состоит из однородных элементов, называемых:

- 1) кодами
- 2) разрядами
- 3) цифрами
- 4) коэффициентами

3. Количество разрядов, занимаемых двухбайтовым числом, равно:

- 1) 8
- 2) 16
- 3) 32
- 4) 64

4. В знаковый разряд ячейки для отрицательных чисел заноситься:

- 1) +
- 2) –
- 3) 0
- 4) 1

5. Вещественные числа представляются в компьютере в:

- 1) естественной форме
- 2) развёрнутой форме
- 3) нормальной форме с нормализованной мантиссой
- 4) в виде обыкновенной дроби

6. Какое предложение не является высказыванием?

- 1) Никакая причина не извиняет невежливость
- 2) Обязательно стань отличником
- 3) Рукописи не горят
- 4) $1011_2 = 1 * 2^3 + 0 * 2^2 + 1 * 2^1 + 1 * 2^0$

Контрольный срез №2 за 5 семестр

Вариант №1

1. Число 301011 может существовать в системах счисления с основаниями:

- 1) 2 и 10
- 2) 4 и 3
- 3) 4 и 8
- 4) 2 и 4

2. Для какого из указанных значений числа X истинно высказывание $((X < 5) \vee (X < 3)) \wedge ((X < 2) \vee (X < 1))$?

- 1) 1
- 2) 2
- 3) 3
- 4) 4

3. В классе 110010_2 % девочек и 1010_2 мальчиков. Сколько учеников в классе?

- 1) 10
- 2) 20
- 3) 30
- 4) 40

4. Какое предложение не является высказыванием?

- 1) Никакая причина не извиняет невежливость
- 2) Обязательно стань отличником
- 3) Рукописи не горят
- 4) $1011_2 = 1 * 2^3 + 0 * 2^2 + 1 * 2^1 + 1 * 2^0$

5. Сколько цифр 1 в двоичном представлении десятичного числа 15?

- 1) 1
- 2) 2
- 3) 3
- 4) 4

6. В знаковый разряд ячейки для отрицательных чисел заноситься:

- 1) +
- 2) –
- 3) 0
- 4) 1

Вариант №2

1. Совокупность знаков, при помощи которых записываются числа, называется:

- 1) системой счисления
- 2) цифрами системы счисления
- 3) алфавитом системы счисления
- 4) основанием системы счисления

2. Чему равен результат сложения чисел 110_2 и 12_8 ?

- 1) 6_{10}
- 2) 10_{10}
- 3) 10000_2
- 4) 17_8

3. Чему равен результат сложения двух чисел, записанных римскими цифрами: MCM + LXVIII?

- 1) 1168
- 2) 1968
- 3) 2168
- 4) 1153

4. Ячейка памяти компьютера состоит из однородных элементов, называемых:

- 1) кодами
- 2) разрядами
- 3) цифрами
- 4) коэффициентами

5. Какое высказывание является ложным?

- 1) Знаком V обозначается логическая операция ИЛИ
- 2) Логическую операцию ИЛИ иначе называют логическим сложением
- 3) Дизъюнкцию иначе называют логическим сложением
- 4) Знаком V обозначается логическая операция конъюнкция

6. Двоичное число 100110 в десятичной системе счисления записывается как:

- 1) 36
- 2) 38
- 3) 37
- 4) 46

Контрольный срез №1 за 6 семестр

1. При логическом отрицании верны следующие утверждения:

- 1) Если событие $A = 1$ тогда событие $P = 0$;
- 2) Если событие $A = 1$ тогда событие $P = 1$;
- 3) Если событие $A = 0$ тогда событие $P = 0$;
- 4) Если событие $A = 0$ тогда событие $P = 1$;

2. Как соотносятся два данных выражения: $A * (B + C)$, и $A * B + A * C$

- 1) Равны между собой;
- 2) $A * (B + C)$ больше чем $A * B + A * C$;
- 3) $A * (B + C)$ меньше чем $A * B + A * C$;;
- 4) Задан некорректный вопрос;

3. После того, как на все входы неизвестного многовходового логического элемента был подан уровень логической единицы, на его выходе также появился уровень логической единицы. Определите тип логического элемента.

- 1) "И"
- 2) "ИЛИ"
- 3) "НЕ"
- 4) "И-НЕ"

4. Если на схему симметричного триггера подать напряжение питания, то произойдет следующее:

- 1) один из транзисторов начнет приоткрываться;
- 2) другой из транзисторов начнет приоткрываться;
- 3) оба транзистора начнут приоткрываться;
- 4) оба транзистора начнут приоткрываться;

5. Оперативно-запоминающее устройство (ОЗУ) является; и предназначено:

- 1) Энергозависимым устройством;
- 2) Энергонезависимым устройством;
- 3) Для временного хранения обрабатываемой информации;
- 4) Для постоянного хранения файлов данных и программного обеспечения;

6. Шифратор - это узел цифровых устройств предназначенный :

- 1) для преобразования чисел из десятичного кода в двоичный;
- 2) для преобразования чисел из двоичного кода в десятичный;

- 3) для передачи сигнала от нескольких источников по одному физическому каналу;
- 4) для передачи сигнала от одного физического канала к нескольким приемникам;

Контрольный срез №2 за 6 семестр

1. Опрокидывание D-триггера происходит в момент когда :

- 1) на его вход D подается импульс высокого логического уровня;
- 2) на его вход C подается задний фронт импульса высокого логического уровня;
- 3) на его вход C подается передний фронт импульса низкого логического уровня;
- 4) на его инверсном выходе появляется импульс высокого уровня;

2. В регистр хранения запись осуществляется:

- 1) В параллельном коде;
- 2) В последовательном коде;
- 3) После подачи короткого импульса на вход C;
- 4) После подачи короткого импульса на вход R;

3. Демультимплексор - это узел цифровых устройств управляемый:

- 1) двоичным кодом на его управляющих входах;
- 2) двоичным кодом на его информационных входах;
- 3) работой специального генератора импульсов;
- 4) кодом семисегментного индикатора на его управляющих входах;

4. Выбор того выхода, куда пересылаются данные в демультимплексоре, определяется:

- 1) двоичным кодом, поступающим на управляющие (селекторные) входы;
- 2) десятичным кодом, поступающим на управляющие (селекторные) входы;
- 3) замыканием специальных ключей;
- 4) кодом семисегментного индикатора, поступающим на управляющие (селекторные) входы;

5. Полный сумматор - это устройство, которое обеспечивает:

- 1) двоичное сложение с учетом переноса из младшего разряда;
- 2) двоичное сложение с учетом переноса в старший разряда;
- 3) передачу сигнала от нескольких источников по одному физическому каналу;
- 4) передачу сигнала от одного физического канала к нескольким приемникам;

6. Двоичные счетчики предназначены для:

- 1) подсчета импульсов приходящих на их вход ;
- 2) для хранения информации о количестве пришедших на вход импульсов;
- 3) используется как пороговое устройство для генерации импульсов ;
- пилообразной формы;
- 4) для выпрямления переменного тока;

Контрольный срез №1 за 7 семестр

Вариант 1

1. В чем сходство счетчиков ИЕ6 и ИЕ7?

☐	они полностью идентичны
☐	оба счетчика реверсивные
☐	у обоих счетчиков имеется возможность сброса в нуль положительным сигналом на входе R

2. Какие дешифраторы входят в стандартные серии?

☐	на 4 выхода
☐	на 8 выходов
☐	на 16 выходов

3. Что понимается под функцией Иключающее ИЛИ?

☐	единица на выходе появляется тогда, когда только на одном входе присутствует единица
☐	единица на выходе появляется тогда, когда на всех входах нули
☐	единица на выходе появляется тогда, когда только на обоих входах присутствует нуль

4. Что подразумевает название «аналоговый»?

☐	сигнал изменяется аналогично физической величине, то есть непрерывно
--------------------------	--

☐	сигнал изменяется дискретно
☐	сигнал не изменяется

5. Просуммировать по модулю 2 два двоичных числа 1111 и 1011

☐	10110
☐	0100
☐	1001
☐	11111

6. Укажите области применения инверторов

☐	изменение полярности сигнала
☐	увеличение нагрузочной способности сигнала
☐	изменение полярности фронта сигнала

7. К чему приводит ситуация одновременного изменения сигналов на входе дешифратора?

☐	к появлению периодов неопределенности на входах
☐	на любом выходе дешифратора могут появиться паразитные отрицательные короткие импульсы
☐	никак не влияет на работу дешифратора

8. Для чего предназначены микросхемы сумматоров?

☐	для сравнения двух выходных кодов
☐	для перекоммутации одного входного сигнала на несколько выходов
☐	для суммирования двух входных двоичных кодов

9. Что дает организация конвейерной обработки с помощью регистров?

☐	уменьшить задержку выполнения полной функции устройства на число тактов, равное числу введенных регистров
☐	позволяет существенно повысить тактовую частоту работы схемы
☐	накапливать результат вычисления

10. Что целесообразнее применить для расширения диапазона изменения периода выходного сигнала генератора прямоугольных импульсов?

☐	управляемый делитель тактовой частоты
☐	и то и другое одинаково ухудшает характеристики генератора
☐	наращивание разрядности счетчиков

11. Какой регистр может применяться в схеме микропрограммного автомата?

☐	любой
☐	регистр, срабатывающий по фронту
☐	регистр-защелка

12. Какой операционный усилитель применяется в случае ЦАП с выходом по напряжению?

☐	внешний
☐	любой
☐	встроенный

13. Какие достоинства имеет перебор адресов памяти генератора с помощью двоичного счетчика?

☐	при изменении частоты выходного сигнала не меняется точность воспроизведения формы выходного сигнала
☐	требования к быстродействию ЦАП не слишком жесткие

	сигнал помехи на выходе всегда имеет одну и ту же частоту
--	---

14. В регистрах какого типа каждый из триггеров имеет свой независимый информационный вход (D) и свой независимый информационный выход?

	во всех регистрах
	в параллельных регистрах
	в сдвиговых регистрах

15. Какие триггеры Шмитта входят в стандартные серии цифровых микросхем?

	элементы 2И-НЕ
	элементы 4И-НЕ
	элементы ИЛИ-НЕ

Вариант 2

1. Для чего коды на входы ЦАП подаются через параллельный регистр?

	чтобы уровень напряжения, соответствующий поданному коду, устанавливался более точно
	чтобы обеспечить одновременность изменения всех разрядов входного кода ЦАП
	чтобы согласовать уровни входных сигналов ЦАП

2. Как обозначаются преобразователи кодов в отечественных сериях?

	СП
	ПК
	ПР

3. Какую задачу можно решить, организовав сброс счетчика при достижении им требуемого кода путем введения обратных связей?

	деление частоты входного сигнала только в 2^n раз
	деление частоты входного сигнала только в 10 раз
	деление частоты входного сигнала в произвольное число раз

4. Какая логика принята, если логическому нулю соответствует высокий уровень напряжения, а логической единице — низкий уровень?

	«положительная логика»
	«отрицательная логика»
	«обратная логика»

5. Сколько выводов обычно имеют микросхемы?

	любое количество
	14
	стандартное число выводов из ряда: 4, 8, 14, 16, 20, 24, 28,...

6. Укажите обозначение логической функции ИЛИ

	OR
	ЛИ
	ЛА
	NOR

7. Как компараторы кодов обозначаются на схемах?

	«= =»
	«< >»

	«+ -«
--	-------

8. Каким образом осуществляется каскадирование сумматоров для увеличения разрядности?

	надо сигнал с выхода переноса сумматора, обрабатывающего старшие разряды, подать на вход переноса сумматора, обрабатывающего младшие разряды
	надо сигнал с выхода переноса сумматора, обрабатывающего младшие разряды, подать на вход переноса сумматора, обрабатывающего старшие разряды
	надо сигнал с входа переноса сумматора, обрабатывающего младшие разряды, подать на выход переноса сумматора, обрабатывающего старшие разряды

9. Как обозначаются регистры в отечественных сериях микросхем?

	ТР
	ИР
	RG

10. К какому типу относится память счетчиков?

	постоянная
	оперативная
	перепрограммируемая постоянная

11. Для чего может использоваться элементарная функция микропрограммного автомата остановки в каком-то адресе ПЗУ?

	для того, чтобы закончить обработку реакции на предыдущее изменение входных сигналов
	для выдачи последовательности выходных сигналов
	для ожидания изменения входного сигнала

12. Где применяются ЦАП?

	в измерительной технике
	в компьютерной технике
	в телефонии

13. Какая из особенностей логического анализатора, по сравнению со стандартной структурой информационного буфера на основе оперативной памяти, приводит к тому, что данные при чтении приходится считывать не все сразу, а по очереди?

	необходимость временной привязки процесса регистрации к состояниям входных сигналов
	большое число разрядов шины данных
	необходимость обеспечения режима предпусковой регистрации

14. Что общего у входящих в стандартные серии типов параллельных регистров, срабатывающих по фронту?

	наличие входа сброса ($\neg R$)
	нет ничего общего
	отсутствие инверсных выходов
	отсутствие входа разрешения записи ($\neg WE$)

15. В каких случаях целесообразно применять синхронные счетчики?

	когда требуется очень высокое быстродействие
	когда требуется наиболее простое управление
	в любом случае следует отдать предпочтение синхронному счетчику

Вариант 1

1. Как устроена микросхема ЛР1?

☐	в корпусе микросхемы содержится два элемента, каждый из которых представляет собой комбинацию из двух элементов 2И и одного элемента 2ИЛИ-НЕ
☐	в корпусе микросхемы содержится два элемента 2И и один элемент 2ИЛИ-НЕ
☐	в корпусе микросхемы содержится два элемента, каждый из которых представляет собой комбинацию из двух элементов 2ИЛИ-НЕ и одного элемента 2И

1. В каком случае могут возникать неопределенные состояния на выходах сумматора?

☐	при отсутствии изменений входных кодов
☐	при любом изменении любого из входных кодов
☐	при каскадировании сумматоров

2. Для чего схема выходного узла генератора аналоговых сигналов должна включать управляемый аттенюатор?

☐	для сглаживания ступенек выходного сигнала ЦАП
☐	для ослабления выходного сигнала с ЦАП в нужное количество раз
☐	для ослабления сигнала помехи

3. Какие параметры цифровой микросхемы можно отнести к третьему уровню представления?

☐	временные задержки
☐	величины внутренней емкости входов микросхемы
☐	помехозащищенность

5. Сколько обычно бывает инверторов в одном корпусе микросхемы?

☐	12
☐	6
☐	1

6. Что делает сигнал начального сброса?

☐	устанавливает произвольные значения выходных сигналов
☐	приводит в необходимое состояние выходные сигналы сложных микросхем при включении питания
☐	отключает внутреннюю память сложных микросхем

7. В каком случае необходима синхронизация выходного кода?

☐	когда появляются паразитные отрицательные короткие импульсы
☐	когда состояние неопределенности уже закончилось
☐	когда входные сигналы могут приходить одновременно

8. Какое действие выполняет один из триггеров кодировщика манчестерского кода?

☐	синхронизирует выходной сигнал с тактовым сигналом утроенной частоты
☐	синхронизирует входной сигнал с тактовым сигналом утроенной частоты
☐	работает в счетном режиме, деля частоту тактового сигнала в два раза

9. В каких случаях регистры, срабатывающие по уровню стробирующего сигнала, могут успешно заменять регистры, срабатывающие по фронту?

☐	во всех случаях
☐	в схеме накапливающего сумматора
☐	в случае необходимости запоминания входного кода по сигналу С до момента прихода следующего сигнала С

10. Чем обеспечивается синхронная работа счетчиков импульса и паузы и триггера для генератора прямоугольных импульсов?

☐	элементом 2И
☐	инвертором
☐	триггером

11. Какие регистры применяются для увеличения частоты чтения информации?

☐	любые
☐	сдвиговые
☐	дополнительные

12. Чему равно количество ступенек в периоде выходного сигнала генератора пилообразного аналогового сигнала, использующего в качестве источника входных кодов ЦАП обычный двоичный счетчик?

☐	2^n
☐	2
☐	количеству разрядов входного кода n

13. Пусть количество регистрируемых состояний — 4096, глубина предпусковой регистрации — N тактов. Реакцию на запуск в течение скольких тактов после начала регистрации надо запретить?

☐	$(4096-N)$
☐	N
☐	4096

14. Какие выводы микросхемы надо рассматривать как входы комбинационной схемы при ее замене микросхемой ПЗУ?

☐	адресные выводы
☐	управляющие выводы
☐	выводы данных

15. Каким способом может стираться информация в РПЗУ?

☐	ультрафиолетовым излучением
☐	электрическими сигналами
☐	инфракрасным излучением

Вариант 2

1. В каких случаях применение триггеров Шмитта рекомендуется?

☐	для построения генераторов импульсов
☐	для подавления дребезга контактов
☐	во всех случаях, когда с помощью емкости формируется сигнал с пологими, затянутыми фронтами

2. У каких счетчиков все разряды одного счетчика переключаются одновременно, но при каскадировании каждый следующий счетчик переключается с задержкой относительно предыдущего счетчика?

☐	у синхронных
☐	у асинхронных
☐	у синхронно-асинхронных

3. Что происходит при использовании элемента Искключающее ИЛИ для смешивания двух неодновременных сигналов?

☐	при отрицательных входных сигналах элемент Искключающее ИЛИ будет работать как элемент 2ИЛИ
--------------------------	---

	при отрицательных входных сигналах элемент Иключающее ИЛИ будет заменять элемент 2И-НЕ
	при любой полярности входных сигналов выходные сигналы элемента будут положительными

4. Каковы особенности магистральной организации связей между цифровыми устройствами?

	очень много линий связи
	правила обмена сигналами существенно упрощаются
	очень высокая скорость обмена сигналами
	все сигналы между устройствами передаются по одним и тем же линиям, но в разные моменты времени

4. Что такое мультиплексирование?

	одновременное подключение нескольких выходов
	распространение сигналов в двух противоположных направлениях
	передача разных сигналов по одним и тем же линиям в разные моменты времени

5. Как можно использовать элементы И-НЕ с выходом 3С?

	для работы на двунаправленную линию
	для работы на мультиплексированную линию
	для выполнения функции И-НЕ над входными сигналами

6. В каком случае на выходе мультиплексора возможно появление паразитных импульсов?

	эта ситуация невозможна
	управляющий код переключается сразу после изменения передаваемого в данный момент на выход входного сигнала или сразу перед изменением входного сигнала, который будет передавать на выход следующий код
	сигналы управляющего кода переключаются не одновременно

7. Что является недостатком триггеров и регистров?

	объем их внутренней памяти очень мал
	минимальные времена задержек срабатывания
	максимально высокая допустимая рабочая частота

8. Что позволяет рассматривать микросхему ТМ7 как регистр?

	микросхема состоит из четырех триггеров, стробирующие входы С которых у всех четырех триггеров объединены между собой
	микросхема состоит из четырех триггеров, выход каждого предыдущего триггера соединен с входом D следующего триггера
	микросхема состоит из четырех триггеров, стробирующие входы С которых соединены попарно, то есть можно говорить о двух 2-разрядных регистрах-защелках

9. Для какого сигнала переноса при объединении четырех (и более) счетчиков ИЕ17 задержка будет максимальной?

	для сигнала переноса второго счетчика
	для сигнала переноса первого счетчика
	для сигнала переноса предпоследнего счетчика

10. Для какой схемы буферной памяти необходимо иметь два счетчика адреса памяти, выходные коды которых надо мультиплексировать с помощью мультиплексора?

	однонаправленный буфер типа FIFO
	передающий буфер с непрерывным режимом работы
	принимающий буфер с периодическим режимом обмена

11. Каким образом можно использовать 10-разрядный АЦП в качестве 8-разрядного?

☐	не использовать два старших разряда выходного кода микросхемы
☐	не использовать два младших разряда выходного кода микросхемы
☐	не использовать два любых разряда выходного кода микросхемы

12. Сколько ступенек будет иметь выходной сигнал при опросе памяти с помощью двоичного счетчика, если память имеет 1К адресов?

☐	1000
☐	количество ступенек зависит от частоты
☐	1024

13. Чему равна длительность каждой ступеньки выходного сигнала генератора пилообразного аналогового сигнала, использующего в качестве источника входных кодов ЦАП обычный двоичный счетчик?

☐	$2T$
☐	$2^n T$, где n — количество разрядов входного кода
☐	периоду тактового генератора T

14. Какой подход к построению преобразователя для клавиатуры позволяет создавать достаточно большие клавиатуры с малыми аппаратными затратами и малым временем опроса?

☐	использование приоритетных шифраторов
☐	комбинированный метод (совмещение двух предыдущих)
☐	использование коммутационной матрицы

Критерии оценивания компетенций

Оценка «отлично» выставляется студенту, если 90-100% правильных ответов

Оценка «хорошо» выставляется студенту, если 80-89% правильных ответов

Оценка «удовлетворительно» выставляется студенту, если 70-79% правильных ответов

Оценка «неудовлетворительно» выставляется студенту, если 69% и менее правильных ответов

Составитель _____ Н.А. Чернова
(подпись)

« ____ » _____ 20 ____ г.

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное образовательное учреждение
высшего образования
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»
Пятигорский институт (филиал) СКФУ
Колледж Пятигорского института (филиала) СКФУ

УТВЕРЖДАЮ
Директор Пятигорского института
(филиал) СКФУ
_____ Т.А. Шебзухова
«__» _____ 20__ г.

Комплект заданий для контрольных работ

Контрольная работа за 5 семестр
По дисциплине «Цифровая схемотехника»

Контрольная работа состоит из теоретической и практической частей. Теоретическая часть состоит из двух вариантов. Практическая часть у каждого студента индивидуальна.

При полном выполнении теоретической части и частично выполненной практической части выставляется оценка "удовлетворительно". Оценка "хорошо" выставляется при полном выполнении теоретической части и не менее 70% практической части. Оценка "отлично" выставляется при полном выполнении работы с незначительными ошибками.

Вариант №1

4. Как на схеме обозначается шина?

☐	никак
☐	толстыми линиями или двойными стрелками
☐	тонкими линиями

5. Для чего применяются элементы Искключающее ИЛИ?

☐	для смешивания двух неодновременных сигналов
☐	для сравнения двух входных сигналов
☐	для формирования коротких импульсов по любому фронту входного сигнала

6. Сколько обычно бывает инверторов в одном корпусе микросхемы?

☐	12
☐	6
☐	1

7. Когда элемент И формирует на выходе нуль?

☐	когда хотя бы на одном из входов присутствует единица
☐	когда хотя бы на одном из входов присутствует нуль
☐	когда на всех входах — нули

8. Какая логика принята, если логическому нулю соответствует высокий уровень напряжения, а логической единице — низкий уровень?

☐	«положительная логика»
☐	«отрицательная логика»
☐	«обратная логика»

9. Укажите обозначение логической функции ИЛИ

☐	OR
☐	ЛИ
☐	ЛА
☐	NOR

Вариант №2

1. Сколько выводов обычно имеют микросхемы?

☐	любое количество
☐	14
☐	стандартное число выводов из ряда: 4, 8, 14, 16, 20, 24, 28,...

2. Какую функцию выполняет инвертор?

☐	изменяет уровень выходного сигнала
☐	изменяет уровень входного сигнала на противоположный
☐	позволяет подавать один сигнал на много входов

3. Что понимается под функцией Иключающее ИЛИ?

☐	единица на выходе появляется тогда, когда только на одном входе присутствует единица
☐	единица на выходе появляется тогда, когда на всех входах нули
☐	единица на выходе появляется тогда, когда только на обоих входах присутствует нуль

4. Когда элемент ИЛИ формирует на выходе нуль?

☐	когда хотя бы на одном из входов присутствует единица
☐	когда хотя бы на одном из входов присутствует нуль
☐	когда на всех входах — нули

5. Укажите области применения инверторов

☐	изменение полярности сигнала
☐	увеличение нагрузочной способности сигнала
☐	изменение полярности фронта сигнала

6. В каком случае принята «отрицательная логика»?

☐	логическому нулю соответствует низкий уровень напряжения, а логической единице — высокий уровень
☐	логическому нулю соответствует высокий уровень напряжения, а логической единице — низкий уровень
☐	логический нуль кодируется отрицательным уровнем напряжения, а логическая единица — положительным уровнем напряжения

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	1
0	0	0	1	0

0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
----------------	----------------	----------------	----------------	---

0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	1
0	0	0	1	1
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	0

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	0

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0

1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	0

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1

1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1

0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	1
0	0	0	1	1
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1

0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

7. Выполнить синтез комбинационной схемы, реализующей логическую функцию, заданную таблицей функционирования. Построить временную диаграмму работы устройства.

X ₄	X ₃	X ₂	X ₁	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

Дана исходная последовательность чисел. Разработать схему генератора двоичных чисел на D-триггерах. Построить временную диаграмму работы схемы.

№ вариан- та	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25
Последовательности чисел	11	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	0	1	2	3	4	5	6	7	8
	2	9	10	11	12	13	14	15	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	0
	4	2	3	4	5	6	7	8	9	10	11	12	13	14	15	0	1	2	3	4	5	6	7	8	9
	0	10	11	12	13	14	15	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	0	1
	15	3	4	5	6	7	8	9	10	11	12	13	14	15	0	1	2	3	4	5	6	7	8	9	10
	8	11	12	13	14	15	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	0	1	2
	13	4	5	6	7	8	9	10	11	12	13	14	15	0	1	2	3	4	5	6	7	8	9	10	11
	1	12	13	14	15	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	0	1	2	3
	3	5	6	7	8	9	10	11	12	13	14	15	0	1	2	3	4	5	6	7	8	9	10	11	12
	12	13	14	15	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	0	1	2	3	4
	5	6	7	8	9	10	11	12	13	14	15	0	1	2	3	4	5	6	7	8	9	10	11	12	13
	7	14	15	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	0	1	2	3	4	5
	9	7	8	9	10	11	12	13	14	15	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14
	14	15	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	0	1	2	3	4	5	6
	6	8	9	10	11	12	13	14	15	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15

Критерии оценивания компетенций

Отметка "5" выставляется, если полно излагается изученный материал, дается правильное определение предметных понятий; обнаруживается понимание материала, обосновываются суждения, студент демонстрирует способность применить полученные знания на практике, привести примеры не

только из учебника, но и самостоятельно составленные; студент излагает материал последовательно с точки зрения логики предмета и норм литературного языка.

Отметка “4” выставляется, если студент дает ответ, удовлетворяющий тем же требованиям, что и для отметки “5”, но допускаются 1-2 ошибки, которые сам же исправляет, и 1-2 недочета в последовательности и языковом оформлении излагаемого.

Отметка “3” выставляется, если студент обнаруживает знание и понимание основных положений данной темы, но: излагает материал неполно и допускает неточности в определении понятий или формулировке правил, понятий; не умеет достаточно глубоко и доказательно обосновать свои суждения и привести свои примеры; излагает материал непоследовательно и допускает ошибки в языковом оформлении излагаемого.

Отметка “2” выставляется, если студент обнаруживает незнание большей части соответствующего раздела изучаемого материала, допускает ошибки в формулировке определений и правил, искажает их смысл, беспорядочно и неуверенно излагает материал.

Составитель _____ Н.А. Чернова
(подпись)

«___» _____ 20 г.