

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ  
Федеральное государственное автономное образовательное учреждение  
высшего образования  
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»  
Институт сервиса, туризма и дизайна (филиал) СКФУ в г. Пятигорске  
Колледж института сервиса, туризма и дизайна (филиал) СКФУ в г. Пятигорске

Документ подписан простой электронной подписью  
Информация о владельце:  
ФИО: Шебзухова Татьяна Александровна  
Должность: Директор Пятигорского института (филиал) Северо-Кавказского  
федерального университета  
Дата подписания: 23.09.2023 17:43:44  
Уникальный программный ключ:  
d74ce93cd40e39275c3ba2f58486412a1c8ef96f

**УТВЕРЖДАЮ:**  
Председатель ПЦК  
Крюкова М.А.

«\_\_» \_\_\_\_\_ 20 г.

**ФОНД ОЦЕНОЧНЫХ СРЕДСТВ**  
для проведения текущего контроля и промежуточной аттестации

По дисциплине	МДК 02.01 Микропроцессорные системы
Специальность	09.02.01
Форма обучения	очная
Учебный план	2020 г

Объем занятий: Итого	482	ч.,
В т.ч. аудиторных	328	ч.
Лекций	158	ч.
Практических занятий	170	ч.
Самостоятельной работы	154	ч.
Экзамен 6 семестр	___	ч.
Экзамен 8 семестр	___	ч.

Дата разработки: \_\_\_\_\_

**МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ**  
**Федеральное государственное автономное образовательное учреждение**  
**высшего образования**  
**«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»**  
**Институт сервиса, туризма и дизайна (филиал) СКФУ в г. Пятигорске**  
**Колледж института сервиса, туризма и дизайна (филиал) СКФУ в г. Пятигорске**

**УТВЕРЖДАЮ:**  
Председатель ПЦК  
Крюкова М.А.

«\_\_» \_\_\_\_\_ 20 г.

**Вопросы к экзамену**

**По дисциплине: Микропроцессорные системы**

1. Основные понятия о микропроцессорах и микропроцессорных системах.
2. Шинная структура связей.
3. Архитектура микропроцессорных систем.
4. Типы микропроцессорных систем.
5. Режимы работы микропроцессорной системы.
6. Шины МПС.
7. Прохождение сигналов по магистрали.
8. Обмен информацией в МПС.
9. Циклы программного обмена.
10. Циклы обмена по прерываниям.
11. Циклы обмена в режиме ПДП.
12. Функции процессора.
13. Структура микропроцессора.
14. Функции памяти.
15. Функции устройств ввода/вывода.
16. Организация ввода/вывода в МПС.
17. Форматы передачи данных.
18. Параллельная передача данных.
19. Параллельный контроллер ввода/вывода.
20. Последовательная передача данных.
21. Синхронный последовательный интерфейс.
22. Асинхронный последовательный интерфейс.
23. Управление в МПС.
24. Синхронизация МПС.
25. Слово состояния как средство управления МПС.
26. Программная модель микропроцессора.
27. Особые режимы работы МП. Прерывания.
28. Виды арбитража.
29. Программируемый контроллер прерываний.
30. Особые режимы работы МП. Прямой доступ к памяти.
31. Контроллер ПДП.
32. Особые режимы работы МП. Останов.
33. Классификация и структура микроконтроллеров.
34. Структура процессорного ядра МК.
35. Система команд процессора МК.
36. Память программ и данных МК.
37. Регистры микроконтроллера.

38. Стек микроконтроллера.
39. Внешняя память. Порты ввода/вывода.
40. Таймеры и процессоры событий.
41. Модуль прерываний микроконтроллера.
42. Схема формирования сигнала сброса МК.
43. Блок детектирования пониженного питания МК.
44. Сторожевой таймер.
45. Модули последовательного ввода/вывода.
46. Модули аналогового ввода/вывода.
47. Состав и назначение PIC-контроллеров.
48. Микроконтроллеры семейств PIC16CXXX.
49. Микроконтроллеры подгруппы PIC16C8X.
50. Особенности архитектуры PIC16C8X.
51. Схема тактирования и цикл выполнения команды.
52. Организация памяти программ и стека МК PIC16C8X.
53. Организация памяти данных МК PIC16C8X.
54. Регистры специального назначения. МК PIC16C8X.
55. Счетчик команд МК PIC16C8X.
56. Прямая и косвенная адресации в МК PIC16C8X.
57. Порты ввода/вывода МК PIC16C8X.
58. Модуль таймера и регистр таймера МК PIC16C8X.
59. Память данных в РПЗУ МК PIC16C8X.
60. Организация прерываний МК PIC16C8X.
61. Специальные функции МК PIC16C8X.
62. Система команд МК PIC16C8X.
63. Команды работы с байтами (МК PIC16C8X.)
64. Команды работы с битами (МК PIC16C8X).
65. Команды управления и работы с константами (МК PIC16C8X).
66. Особенности программирования и отладки МК PIC16C8X.
67. Микроконтроллерное ядро CIP-51.
68. Подсистема прерываний ядра CIP-51.
69. Подсистема сброса и тактовых генераторов.
70. Охранный таймер.
71. Многофункциональный генератор.
72. Подсистема управления питанием.
73. Встроенная память ядра CIP-51.
74. Порты ввода/вывода.
75. Таймеры МК фирмы SiLabs.
76. Обобщенная структура МК C8051F060.
77. Подсистемы МК C8051F060.
78. Уровни представления МПС.
79. Ошибки, неисправности, дефекты.
80. Отладка МПС.
81. Контролепригодность МПС.
82. Функции средств отладки МПС.
83. Источник ошибок на этапах проектирования МПС.
84. Проверка правильности проекта.
85. Автономная отладка.
86. Комплексная отладка МПС.

#### **Критерии оценивания компетенций:**

Оценка «ОТЛИЧНО» выставляется студенту, глубоко и прочно усвоившему программный, в том числе лекционный материал, последовательно, четко и самостоятельно (без наводящих вопросов) отвечающему на вопрос билета.

Оценка «ХОРОШО» выставляется студенту, твердо знающему программный, в том числе лекционный материал, грамотно и по существу отвечающему на вопрос билета и не допускающему при этом существенных неточностей (неточностей, которые не могут быть исправлены наводящими вопросами или не имеют важного практического значения). То же относится к освещению практически важных вопросов.

Оценка «УДОВЛЕТВОРИТЕЛЬНО» выставляется студенту, который обнаруживает знание основного материала, но не знает его деталей, допускает неточности, недостаточно правильные формулировки, излагает материал с нарушением последовательности, отвечает на практически важные вопросы с помощью или поправками экзаменатора.

Оценка «НЕУДОВЛЕТВОРИТЕЛЬНО» выставляется студенту, который не знает значительной части программного, в том числе лекционного материала.

Составитель \_\_\_\_\_ Н.А. Чернова  
(подпись)

« \_\_\_\_ » \_\_\_\_\_ 20 г.

**Министерство науки и высшего образования Российской Федерации  
Федеральное государственное автономное образовательное учреждение  
высшего образования  
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»  
Институт сервиса, туризма и дизайна (филиал) СКФУ в г. Пятигорске  
Колледж института сервиса, туризма и дизайна (филиал) СКФУ в г. Пятигорске**

**УТВЕРЖДАЮ:**  
Председатель ПЦК  
Крюкова М.А.

«\_\_» \_\_\_\_\_ 20 г.

**Вопросы для собеседования**

по МДК.02.01 Микропроцессорные системы

**Тема 2. Персональные компьютеры и рабочие станции.**

1. XT PC – Extended PC (расширенный персональный компьютер).
2. AT PC – AdvancedTechnology PC (продвинутая технология персональных компьютеров).
3. ATX - AdvancedTechnologyExtended PC (расширенные технологии персональных компьютеров).

**Тема 3. Серверы. Мейнфреймы и кластерные архитектуры.**

1. Адаптация графических пользовательских интерфейсов существенно увеличила требования пользователей ПК к соотношению производительность/стоимость.
2. Оболочка MS Windows может работать на моделях ПК 386SX с 2 Мбайтами оперативной памяти.
3. Серверы.
4. Мейнфреймы и кластерные архитектуры.

**Тема 4. Требования, предъявляемые к современным микропроцессорным системам. История развития микропроцессоров и микропроцессорной техники.**

1. Требования, предъявляемые к современным микропроцессорным системам.
2. История развитиямикропроцессоровимикропроцессорнойтехники.

**Тема 5. Унифицированный системный интерфейс. Микропроцессоры.**

1. Унифицированный системный интерфейс.
2. Микропроцессоры.
3. Классификация интерфейсов.

**Тема 6. Постоянные и оперативные запоминающие устройства микропроцессорных систем. Многомашинные и многопроцессорные системы.**

1. Постоянные и оперативные запоминающие устройства микропроцессорных систем.
2. Многомашинныеи многопроцессорныесистемы.

**Тема 7. Технические характеристики микропроцессоров в разных поколениях. Отличительные особенности поколения процессоров. Организация оперативной памяти.**

1. Технические характеристики микропроцессоров в разных поколениях.
2. Отличительные особенности поколения процессоров.
3. Организация оперативной памяти.

**Тема 8. Виртуальная память, управление виртуальной памятью. Линейная память. Физическая память. Сегментная и страничная организация памяти. Функции системы.**

1. Виртуальная память, управление виртуальной памятью.
2. Линейная память.
3. Физическая память.
4. Сегментная и страничная организация памяти.
5. Функции системы.

**Тема 10. Регистровая модель. Внутренняя кэш – память.**

1. Регистровая модель. Внутренняя кэш – память.
2. Микропроцессорная *память* (МПП).
3. Регистровая кэш-*память*.
4. Основная *память* (ОП).
5. Внешняя *память* (ВЗУ).

**Тема 11. Система команд. Работа процессора в защищенном и реальном режимах.**

1. Система команд.
2. Работа процессора в защищенном и реальном режимах.

**Тема 12. Прерывания и исключения. Обеспечение тестирования и отладки.**

1. Прерывания и исключения.
2. Обеспечения тестирования и отладки.

**Тема 15. Последовательность работы микропроцессора: последовательность работы микропроцессора на примере типовой команды; механизмы реализации условных переходов в машинной программе; механизмы реализации подпрограмм в машинной программе и прерываний.**

1. Последовательность работы микропроцессора.
2. Последовательность работы микропроцессора на примере типовой команды.
3. Механизмы реализации условных переходов в машинной программе.
4. Механизмы реализации подпрограмм в машинной программе и прерываний.

**Тема 16. Принцип организации ввода-вывода в микропроцессорной системе.**

1. Принцип организации ввода-вывода в микропроцессорной системе.
2. Шины.
3. Внешние устройства.

**Тема 17. Контроллеры ввода-вывода. Способы и форматы передачи данных. Организация прерывания в микроЭВМ.**

1. Контроллеры ввода-вывода.
2. Способы и форматы передачи данных.
3. Организация прерывания в микро ЭВМ.

**Тема 18. Проектирование микропроцессорных систем.**

1. Проектирование микропроцессорных систем.

2. Магистральный способ обмена информацией.
3. Микропрограммное управление.

#### **Тема 19. Уровни абстрактного представления.**

1. Уровни абстрактного представления.
2. Физическое представление.
3. Логическое представление.

#### **Тема 20. Этапы проектирования микропроцессорных систем.**

1. Этапы проектирования микропроцессорных систем.
2. Формализация требований к системе.
3. Разработка структуры и архитектуры системы.
4. Разработка и изготовление аппаратных средств и программного обеспечения системы.
5. Комплексная отладка и приемосдаточные испытания.

#### **Тема 21. Проектровочные программы.**

1. Проектровочные программы.
2. Программы по автоматизации проектирования электронных приборов.
3. Разработка монтажных плат и электрических схем.
4. Электротехнический САПР.

#### **Тема 22. Разработка архитектуры и структуры в микропроцессорных системах.**

1. Разработка архитектуры и структуры в микропроцессорных системах.
2. Основные действия микропроцессора.

#### **Тема 23. Системное проектирование.**

1. Системное проектирование.
2. Техническое предложение (ПТ) .
3. Совокупность документов, содержащих техническое и технико-экономическое обоснование (ТЭО)
4. Целесообразность разработки проекта.

#### **Тема 24. Формализация требований к микропроцессорным системам.**

1. Формализация требований к микропроцессорным системам.
2. Разработка структуры и архитектуры системы.
3. Разработка и изготовление аппаратных средств и программного обеспечения системы.
4. Комплексная отладка и приемосдаточные испытания.

#### **Тема 25. Системное проектирование и формализация требований к микропроцессорным системам.**

1. Системное проектирование и формализация требований к микропроцессорным системам.
2. Организация МПС.

#### **Тема 27. Разработка архитектуры.**

1. Разработка архитектуры.
2. Языки описания архитектуры (ADLS).

#### **Тема 28. Структура в микропроцессорных системах.**

1. Структура в микропроцессорных системах.
2. Процессор, построенный на одной или нескольких БИС.

## **Тема 29. Разработка программного обеспечения в микропроцессорных системах.**

1. Разработка программного обеспечения в микропроцессорных системах.
2. Формулирование требований к микропроцессорной системе.

## **Тема 30. Классификация современных средств программирования.**

1. Классификация современных средств программирования.
2. Процедурное программирование.

## **Тема 31. Объектно-ориентированный подход к программированию.**

1. Объектно-ориентированный подход к программированию.
2. Построением языка программирования.

## **Тема 32. Синтаксис, типы данных, структура и специфика объектно-ориентированного языка программирования.**

1. Синтаксис, типы данных.
2. Структура и специфика объектно-ориентированного языка программирования.

## **Тема 33. Основные функции и операторы языка.**

1. Основные функции и операторы языка.
2. Ознакомление со структурой языка программирования Turbo-Pascal 7.0, его алфавитом, выражениями и простейшими конструкциями (метками, идентификаторами).
3. Способы описания арифметических, вещественных, логических и символьных операций в программной среде

## **Тема 35. Процессорное ядро МК. Типы операндов, способы адресации.**

1. Процессорное ядро МК.
2. Типы операндов.
3. Способы адресации.

## **Тема 36. Система команд. Система прерываний.**

1. Система команд.
2. Система прерываний
3. Архитектура процессора с командными словами сверхбольшой длины.
4. Метод управления вычислениями, обеспечивающий высокопроизводительную работу за счет использования команд длиной в несколько сотен битов.

## **Тема 37. Порты ввода\ вывода (параллельный интерфейс).**

1. Порты ввода\ вывода (параллельный интерфейс)
2. Назначение и разновидности портов в/в.

## **Тема 38. Таймеры (счетчики) событий. Асинхронный порт.**

1. Таймеры (счетчики) событий. Асинхронный порт.
2. Прерывание операционной системы с разделением времени через равномерные интервалы, чтобы она осуществляла переключение программ;
3. Вывод точных временных сигналов с программируемыми периодами в устройство ввода-вывода (например, в аналого-цифровой преобразователь);

4. Программируемая генерация скорости передачи в бодах.
5. Измерение временной задержки между внешними событиями.

**Тема 39. Особые режимы: загрузки и верификации прикладных программ; стирание памяти программ; сброс, холостой ход; пониженное энергопотребление.**

1. Особые режимы: загрузки и верификации прикладных программ; стирание памяти программ.
2. Сброс, холостой ход.
3. Пониженное энергопотребление.

**Тема 40. Интегрированная среда разработки программного обеспечения для МК.**

1. Интегрированная среда разработки программного обеспечения для МК.
2. Внутрисхемные эмуляторы (ВСЭ).

**Тема 41. Программирование микроконтроллера на языке ассемблера. Взаимодействие микроконтроллера с объектами управления.**

1. Программирование микроконтроллера на языке ассемблера.
2. Взаимодействие микроконтроллера с объектами управления.

**Тема 42. Общие сведения о коммуникационных микроконтроллерах.**

1. Общие сведения о коммуникационных микроконтроллерах.
2. Основные требования, которые потребители предъявляют к управляющим блокам приборов (микроконтроллерам).

**Тема 44. Микроконтроллеры.**

1. Обзор существующих на настоящий момент микроконтроллеров.
2. Достоинства и недостатки микроконтроллеров различных семейств.

**Тема 45. Назначение коммуникационных микроконтроллеров.**

1. Сферы применения коммуникационных микроконтроллеров.
2. Сравнительная характеристика. Различных коммуникационных микроконтроллеров.

**Тема 47. Известные семейства микроконтроллеров.**

1. Известные семейства микроконтроллеров.
2. PIC — микроконтроллеры Гарвардской архитектуры.

**Тема 48. Использование в современном микроконтроллере вычислительных устройств.**

1. Таймеры и счетчики событий.
2. АЦП и ЦАП.

**Тема 50. Современный микроконтроллер.**

1. Основные факторы подбора микроконтроллера.
2. Фактор доступности.

**Тема 51. Периферийные устройства, которые могут использоваться в микроконтроллерах.**

1. Параллельные порты ввода/вывода данных,
2. Последовательные порты ввода/вывода данных,

### **Тема 52. Программирование микроконтроллеров.**

1. Программирование микроконтроллеров.
2. Регистровый файл SRAM.

### **Тема 53. Интерфейсы встраиваемых микропроцессорных систем.**

1. Асинхронные мультиплексные интерфейсы с параллельным способом передачи.
2. Последовательные интерфейсы.

### **Тема 54. Основные понятия о шинах МПС.**

1. Параллельная шина.
2. Последовательная шина.

### **Тема 55. Шины VME, VXI, PCI.**

1. Достоинства и недостатки шин.
2. Сравнительная характеристика.

### **Тема 56. Шина USB.**

1. Свойства, которые должно поддерживать любое USB-устройство.
2. Механизм передачи данных.

### **Тема 57. Основные виды передаваемой информации через периферийные устройства компьютера.**

1. Графика, стандарты.
2. Видео, стандарты.

### **Тема 58. JTAG – интерфейс и системные функции на его основе.**

1. JTAG – интерфейс.
2. Системные функции на его основе.

### **Тема 59. Передача типа Управление (Control).**

1. Передача типа Bulk.
2. Передача типа Прерывание (Interrupt).
3. Изохронные (Isochronous) или потоковые (Streaming) передачи.

### **Тема 60. Применение программируемой логики в микропроцессорных системах.**

1. Программируемые логические матрицы.
2. ПЛИС.

### **Тема 61. Основы программирования микропроцессорных систем. Элементарные приемы программирования.**

1. Система команд микропроцессора.
2. Мнемоника команд.

## **Тема 62 Кодирование символов, цифр, чисел, команд. Язык двоичных чисел.**

1. Кодирование символов, цифр, чисел, команд.
2. Язык двоичных чисел.

## **Тема 63. Кодирование и декодирование информации.**

1. Кодирование и декодирование информации.
2. Представление информации с помощью какого-либо языка.

## **Тема 64. Основные положения арифметические и логические основы цифровых ЭВМ. Кодирование символов и знаков в микропроцессорах.**

1. Основные положения арифметические и логические основы цифровых ЭВМ.
2. Кодирование символов и знаков в микропроцессорах.

## **Тема 65. Кодирование чисел в микропроцессорах. Передача данных по линиям связи.**

1. Кодирование чисел в микропроцессорах.
2. Передача данных по линиям связи.

## **Тема 66. Кодирование чисел в микропроцессорах. Контроль на четность и нечетность.**

1. Контроль на четность и нечетность.
2. Стоповые биты.

## **Тема 67. Программная модель микропроцессорной системы.**

1. Программная модель микропроцессорной системы.
2. Сегментный регистр.

## **Тема 68. Система команд микропроцессора. Программно-доступные регистры микропроцессора. Регистр общего назначения.**

1. Система команд микропроцессора.
2. Программно-доступные регистры микропроцессора.
3. Регистр общезначения.

## **Тема 69. Регистр указатель стека. Триггер разрешения прерывания. Организация обработки однобайтных данных.**

1. Регистр указатель стека.
2. Триггер разрешения прерывания.
3. Организация обработки однобайтных данных.

## **Тема 70. Организация обработки многобайтных блоков данных. Особенности системы команд.**

1. Организация обработки многобайтных блоков данных.
2. Базирование, как способ адресации.

## **Тема 71. Организация ввода-вывода дискретной и аналоговой информации.**

1. Особенности системы команд.
2. Программные модели аппаратных средств микропроцессорных систем.

## **Тема 73. Способы построения программной модели.**

1. Способы построения программной модели.
2. Аналитический способ.
3. Методы теории управления.

**Тема 74. Моделирование функции алгебры логики, заданных полной таблицей истинности.**

1. Моделирование функции алгебры логики, заданных полной таблицей истинности.
2. Таблица истинности.
3. Логические микросхемы.

**Тема 75. Моделирование функций алгебры логики, заданных в СДНФ.**

1. Моделирование функции алгебры логики, заданных в СДНФ.
2. Таблица истинности.
3. Логические микросхемы.

**Тема 76. Моделирование минимизированных ФАЛ, заданных в ДНФ.**

1. Моделирование минимизированных ФАЛ, заданных в ДНФ.
2. Алгоритм Квайна построения сокращенной ДНФ.
3. Алгоритм построения сокращенной ДНФ с помощью КНФ (метод Нельсона).

**Тема 77. Компиляционный метод программного моделирования логических схем.**

1. Компиляционный метод программного моделирования логических схем.

**Тема 78. Программные модели формирователей импульсных последовательностей.**

1. Программные модели формирователей импульсных последовательностей.

**Тема 79. Моделирование схем с памятью.**

1. Моделирование схем с памятью.
2. NI Multisim;
3. Proteus;
4. OrCAD;
5. Micro-Cap;
6. LTSpice.

**Критерии оценивания компетенций**

*Отметка “5” выставляется, если полно излагается изученный материал, дается правильное определение предметных понятий; обнаруживается понимание материала, обосновываются суждения, студент демонстрирует способность применить полученные знания на практике, привести примеры не только из учебника, но и самостоятельно составленные; студент излагает материал последовательно с точки зрения логики предмета и норм литературного языка.*

*Отметка “4” выставляется, если студент дает ответ, удовлетворяющий тем же требованиям, что и для отметки “5”, но допускаются 1-2 ошибки, которые сам же исправляет, и 1-2 недочета в последовательности и языковом оформлении излагаемого.*

*Отметка “3” выставляется, если студент обнаруживает знание и понимание основных положений данной темы, но: излагает материал неполно и допускает неточности в определении понятий или формулировке правил, понятий; не умеет достаточно глубоко и доказательно*

обосновать свои суждения и привести свои примеры; излагает материал непоследовательно и допускает ошибки в языковом оформлении излагаемого.

*Отметка “2” выставляется, если студент обнаруживает незнание большей части соответствующего раздела изучаемого материала, допускает ошибки в формулировке определений и правил, искажает их смысл, беспорядочно и неуверенно излагает материал.*

Составитель \_\_\_\_\_ Н.А. Чернова  
(подпись)

« \_\_\_\_ » \_\_\_\_\_ 20 \_\_\_\_ г.

Министерство науки и высшего образования Российской Федерации  
Федеральное государственное автономное образовательное учреждение  
высшего образования  
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»  
Институт сервиса, туризма и дизайна (филиал) СКФУ в г. Пятигорске  
Колледж института сервиса, туризма и дизайна (филиал) СКФУ в г. Пятигорске

УТВЕРЖДАЮ:  
Председатель ПЦК  
Крюкова М.А.

«\_\_» \_\_\_\_\_ 20 г.

### Темы рефератов

по МДК.02.01 Микропроцессорные системы

#### **Тема 1. Основные понятия и определения.**

1. Современные микропроцессорные системы.
2. Классификация микропроцессорных систем.
3. Перспективы развития микропроцессорных систем.

#### **Тема 13. Подсистема памяти: оперативные запоминающие устройства (статические и динамические); буферная память; кэш-память.**

1. Методы тестирования микропроцессорных систем (тестирование статическими сигналами).
2. Методы тестирования микропроцессорных систем (автодиагностика).
3. Методы тестирования микропроцессорных систем (логические анализаторы).

#### **Тема 26. Тестирование и отладка микропроцессорных систем.**

1. Тестирования и автономная отладка программных средств.
2. Комплексная отладка микропроцессорных систем.
3. Классификация современных средств программирования.

#### **Тема 34. Состав семейства. Архитектура, модульный принцип построения.**

1. Микроконтроллеры (архитектура микроконтроллеров).
2. Микроконтроллеры (архитектура ядра).
3. Микроконтроллеры (блок управления и синхронизации).

#### **Тема 46. Примеры использования коммуникационных микроконтроллеров.**

1. Коммуникационные микроконтроллеры (принципиальная схема).
2. Коммуникационные микроконтроллеры (принцип работы).
3. Коммуникационные микроконтроллеры (программирование).

#### **Тема 49. Программирование микроконтроллеров.**

1. Языки программирования (машинно-ориентированные языки).
2. Языки программирования (языки символического кодирования).
3. Языки программирования (диалоговые языки).

## **Тема 72. Программные модели аппаратных средств микропроцессорных систем.**

1. Программные модели аппаратных средств микропроцессорных систем (технология реализации).
2. Программные модели аппаратных средств микропроцессорных систем (разрядность).
3. Программные модели аппаратных средств микропроцессорных систем (система команд).

### **Критерии оценивания компетенций**

**Оценка 5** ставится, если выполнены все требования к написанию и защите реферата: обозначена проблема и обоснована её актуальность, сделан краткий анализ различных точек зрения на рассматриваемую проблему и логично изложена собственная позиция, сформулированы выводы, тема раскрыта полностью, выдержан объём, соблюдены требования к внешнему оформлению, даны правильные ответы на дополнительные вопросы.

**Оценка 4** – основные требования к реферату и его защите выполнены, но при этом допущены недочёты. В частности, имеются неточности в изложении материала; отсутствует логическая последовательность в суждениях; не выдержан объём реферата; имеются упущения в оформлении; на дополнительные вопросы при защите даны неполные ответы.

**Оценка 3** – имеются существенные отступления от требований к реферированию. В частности: тема освещена лишь частично; допущены фактические ошибки в содержании реферата или при ответе на дополнительные вопросы; во время защиты отсутствует вывод.

**Оценка 2** – тема реферата не раскрыта, обнаруживается существенное непонимание проблемы.

Составитель \_\_\_\_\_ Н.А. Чернова

(подпись)

« \_\_\_\_ » \_\_\_\_\_ 20 \_\_\_\_ г.

**Министерство науки и высшего образования Российской Федерации**  
**Федеральное государственное автономное образовательное учреждение**  
**высшего образования**  
**«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»**  
**Институт сервиса, туризма и дизайна (филиал) СКФУ в г. Пятигорске**  
**Колледж института сервиса, туризма и дизайна (филиал) СКФУ в г. Пятигорске**

**УТВЕРЖДАЮ:**  
Председатель ПЦК  
Крюкова М.А.

«\_\_» \_\_\_\_\_ 20 г.

**Фонд тестовых заданий**  
по МДК.02.01 Микропроцессорные системы  
**Контрольный срез №1 за 5 семестр**

- 1. \_\_\_\_\_ представляют собой законченное микроэлектронное устройство, способное выполнять функции аппаратуры**
  - 1 сверхбольшие интегральные схемы
  - 2 малые интегральные схемы
  - 3 транзисторы
  - 4 лампы
  
- 2. Амплитудно-частотная характеристика (АЧХ) — это**
  - 1 зависимость модуля коэффициента усиления от частоты
  - 2 зависимость модуля коэффициента усиления от напряжения
  - 3 зависимость модуля коэффициента усиления от силы тока
  - 4 зависимость модуля коэффициента усиления от мощности
  
- 3. Аналоговые интегральные схемы предназначены для**
  - 1 обработки сигналов, заданных в виде непрерывной функции
  - 2 обработки сигналов, заданных в виде линейной функции
  - 3 обработки сигналов, заданных в виде константы
  
- 4. Буквой Н в системе условных обозначений типов зарубежных интегральных схем определяют**
  - 1 МОП микросхемы
  - 2 гибридные микросхемы
  - 3 новые микросхемы
  - 4 ДОП микросхемы
  
- 5. Важными параметрами усилителя являются**
  - 1 его входное и выходное напряжение
  - 2 его входное и выходное сопротивления
  - 3 его входное сопротивление
  - 4 его выходное сопротивление
  
- 6. Второй элемент системы условных обозначений типов зарубежных интегральных схем представляет собой**
  - 1 букву, обозначающие гибридную микросхему

- 2 букву, выбираемую фирмой-изготовителем и не имеющую специального назначения;
- 3 букву, обозначающую страну изготовитель
- 4 букву, обозначающую страну импортер

**7. Входной ток логической единицы интегральных схем - это**

- 1 входной ток, обеспечивающий формирование логической единицы
- 2 входной ток, обеспечивающий формирование логического нуля
- 3 входной ток, обеспечивающий формирование синусоидального сигнала
- 4 входной ток, обеспечивающий формирование логического нуля или единицы

**8. Выходной каскад дифференциального усилителя выполнен по схеме**

- 1 двухтактного эмиттерного повторителя
- 2 двухтактного коллекторного повторителя
- 3 двухтактного повторителя
- 4 двухтактного усилителя

**9. Генератор – это**

- 1 микроэлектронное устройство, предназначенное для создания электрических колебаний заданной формы и частоты
- 2 микроэлектронное устройство, предназначенное для преобразования поступающих сигналов
- 3 микроэлектронное устройство, предназначенное для создания сдвига по фазе
- 4 микроэлектронное устройство, предназначенное для усиления поступающих сигналов

**10. Демультимплексор – операционный элемент, который**

- 1 осуществляет адресное подключение одного входного сигнала к одному из множества выходов
- 2 осуществляет адресное подключение многих входов сигнала к многим выходам
- 3 осуществляет адресное подключение одного входного сигнала к одному выходу
- 4 осуществляет адресное подключение многих выходов сигнала к одному входу

**Контрольный срез №2 за 5 семестр**

**1. Дешифратор – операционный элемент, который**

- 1 преобразует n-разрядный входной код в сигнал только на одном из своих m выходов
- 2 преобразует m-разрядный входной код в сигнал только на одном выходе
- 3 осуществляет адресное подключение одного входного сигнала к одному из множества выходов

**2. Дифференциальным входным сигналом называют**

- 1 разность напряжений, формируемых на входах
- 2 разность напряжений, формируемых на выходах
- 3 разность токов, формируемых на входах
- 4 разность мощностей, формируемых на входах

**3. Заказная интегральная схема представляет собой**

- 1 класс интегральных схем со стандартными элементами или узлами по заранее заданной функциональной схеме
- 2 конструктивно законченное изделие электронной техники, содержащее совокупность

электрически связанных в функциональную схему электрорадиоэлементов, изготовленных в едином технологическом цикле

3 схемы без запоминания переменных

#### **4. Инверсией называется**

- 1 операция НЕ и обозначается штрихом "-" переменной
- 2 операция ИЛИ и обозначается штрихом "+" переменной
- 3 операция И и обозначается штрихом "&" переменной
- 4 операция ИСКЛЮЧАЮЩЕЕ ИЛИ

#### **5. Интегральная схема представляет собой**

- 1 конструктивно законченное изделие электронной техники, содержащее совокупность электрически связанных в функциональную схему электрорадиоэлементов, изготовленных в едином технологическом цикле
- 2 класс интегральных схем со стандартными элементами или узлами по заранее заданной функциональной схеме
- 3 схемы без запоминания переменных
- 4 схемы с временным запоминанием

#### **6. Комбинационные логические схемы представляют собой**

- 1 схемы без запоминания переменных
- 2 конструктивно законченное изделие электронной техники, содержащее совокупность электрически связанных в функциональную схему электрорадиоэлементов, изготовленных в едином технологическом цикле
- 3 класс интегральных схем со стандартными элементами или узлами по заранее заданной функциональной схеме
- 4 схемы с запоминанием переменных

#### **7. Компаратор – операционный элемент, который**

- 1 производит умножение двух чисел
- 2 производит СЛОЖЕНИЕ двух чисел
- 3 производит вычитание двух чисел
- 4 производит сравнение двух чисел

#### **8. Логарифмический умножитель представляет собой**

- 1 устройство умножения двух или более аналоговых членов путем использования сложения синусов этих сигналов
- 2 устройство сложения двух или более аналоговых членов путем использования сложения логарифмов этих сигналов
- 3 устройство умножения двух или более аналоговых членов путем использования сложения логарифмов этих сигналов
- 4 устройство вычитания двух или более аналоговых членов путем использования сложения логарифмов этих сигналов

#### **9. Логическими элементами ИС называются**

- 1 электронные схемы, выполняющие две логические операции
- 2 электронные схемы, выполняющие три логические операции
- 3 электронные схемы, выполняющие простейшие символьные операции
- 4 электронные схемы, выполняющие простейшие логические операции

#### **10. Максимальное обратное напряжение на переходах интегральных схем - это**

- 1 наибольшее значение падения тока на переходах интегральной схемы при протекании обратного тока

- 2 наибольшее значение падения напряжения на переходах интегральной схемы при протекании прямого тока
- 3 наибольшее значение падения напряжения на переходах интегральной схемы при протекании обратного тока
- 4 наибольшее значение увеличения напряжения на переходах интегральной схемы при протекании прямого тока

### **Контрольный срез №1 за 6 семестр**

#### **1. Малые интегральные схемы (МИС – 2.1) содержат**

- 1 до 200 элементов и компонентов на кристалле
- 2 до 300 элементов и компонентов на кристалле
- 3 до 1000 элементов и компонентов на кристалле
- 4 до 100 элементов и компонентов на кристалле

#### **2. Микропроцессорные комплекты - это**

- 1 серии ИС программно и технологически несовместимые
- 2 серии ИС программно и технологически равные
- 3 серии ИС программно и технологически совместимые
- 4 серии ИС программно не совместимые

#### **3. Микропроцессоры – это**

- 1 класс ИС для транзисторных устройств
- 2 класс ИС для аналоговых устройств
- 3 класс ИС для вычислительных устройств
- 4 класс ИС для ПЗУ

#### **4. Модулятор – это**

- 1 микроэлектронное устройство, управляющее заданным параметром колебательного процесса в соответствии с сигналами передаваемого сообщения
- 2 микроэлектронное устройство, управляющее заданным параметром колебательного процесса в соответствии с напряжением
- 3 микроэлектронное устройство, управляющее заданным параметром силы тока в соответствии с сигналами передаваемого сообщения
- 4 микроэлектронное устройство, управляющее заданным параметром колебательного процесса в соответствии с сопротивлением

#### **5. Мультиплексор – операционный элемент, который**

- 1 микроэлектронное устройство, управляющее заданным параметром колебательного процесса в соответствии с сигналами передаваемого сообщения
- 2 осуществляет переключение трех входных сигналов на один выход
- 3 осуществляет адресное переключение заданного числа входных сигналов на один выход
- 4 осуществляет переключение трех входных сигналов на три выхода

#### **6. Нагрузочная способность характеризует**

- 1 максимальное число логических элементов, которые можно одновременно подключить к выходу
- 2 минимальное число логических элементов, которые можно одновременно подключить к выходу
- 3 максимальное число логических элементов, которые можно одновременно подключить к входу
- 4 большое число логических элементов, которые можно одновременно подключить к выходу

**7. Нанесение окисла в вакууме происходит**

- 1 путем вакуумного испарения или катодного расплавления
- 2 путем вакуумного испарения или анодного расплавления
- 3 путем вакуумного испарения или эмитторного расплавления
- 4 путем испарения или замерзания

**8. Напряжение логического нуля интегральных схем - это**

- 1 значение низкого уровня тока для "положительной" логики и значение высокого уровня напряжения для "отрицательной" логики
- 2 значение высокого уровня напряжения для "положительной" логики и значение высокого уровня напряжения для "отрицательной" логики
- 3 значение низкого уровня напряжения для "положительной" логики и значение высокого уровня напряжения для "отрицательной" логики
- 4 это 1

**9. Напряжение отпускания интегральных схем - это**

- 1 среднее значение напряжения постоянного тока на входе, при котором происходит переход ИС из одного устойчивого состояния в другое
- 2 наименьшее значение напряжения постоянного тока на входе, при котором происходит переход ИС из одного устойчивого состояния в другое
- 3 наибольшее значение напряжения постоянного тока на входе, при котором происходит переход ИС из одного устойчивого состояния в другое

**10. Напряжение смещения интегральных схем - это**

- 1 значение напряжения постоянного тока на входе ИС, при котором выходное напряжение равно нулю
- 2 значение тока постоянного тока на входе ИС, при котором выходное напряжение равно нулю
- 3 значение напряжения постоянного тока на входе ИС, при котором выходное напряжение равно единице значение напряжения постоянного тока на входе ИС, при котором выходное напряжение равно единице или нулю.

**Контрольный срез №2 за 6 семестр**

**1. Напряжение срабатывания интегральных схем - это**

- 1 наибольшее значение напряжения постоянного тока на входе, при котором происходит переход ИС из одного устойчивого состояния в другое
- 2 среднее значение напряжения постоянного тока на входе, при котором происходит переход ИС из одного устойчивого состояния в другое
- 3 наименьшее значение напряжения постоянного тока на входе, при котором происходит переход ИС из одного устойчивого состояния в другое
- 4 значение напряжения постоянного тока на входе равное  $1V$ .

**2. Неинвертирующий усилитель представляет собой**

- 1 микроэлектронное устройство, позволяющее усилить сигнал без изменения полярности
- 2 микроэлектронное устройство, позволяющее гасить сигнал без изменения полярности
- 3 микроэлектронное устройство, позволяющее усилить сигнал с изменением полярности
- 4 микроэлектронное устройство, позволяющее усиливать сигнал на 10%.

**3. Нижняя граничная частота полосы пропускания интегральных схем - это**

- 1 наименьшее значение частоты, на которой коэффициент усиления интегральной схемы уменьшается на 3 дБ при заданной частоте
- 2 наибольшее значение частоты, на которой коэффициент усиления интегральной схемы уменьшается на 3 дБ при заданной частоте

3 среднее значение частоты, на которой коэффициент усиления интегральной схемы уменьшается на 3 дБ при заданной частоте

4 частота равная 0

**4. Операционные усилители конструктивно выполняются в виде**

- 1 интегральных схем большой степени интеграции
- 2 интегральных схем малой степени интеграции
- 3 интегральных схем средней степени интеграции
- 4 транзисторов

**5. Операционный усилитель имеет в основе**

- 1 дифференциальный усилитель
- 2 предварительный усилитель
- 3 интегральный усилитель
- 4 два конденсатора

**6. Операционный усилитель обязательно имеет**

- 1 внешние цепи
- 2 внутренние цепи
- 3 обратные цепи
- 4 два транзистора

**7. Операционный усилитель – это**

- 1 микроэлектронное устройство, предназначенное для усиления как постоянного тока, так и электрических колебаний
- 2 микроэлектронное устройство, предназначенное для усиления как переменного тока, так и электрических колебаний
- 3 микроэлектронное устройство, предназначенное для усиления как постоянного тока, так и электрических колебаний
- 4 микроэлектронное устройство, предназначенное для выпрямления постоянного тока

**8. От короткого замыкания операционный усилитель защищают**

- 1 резисторы-ограничители
- 2 транзисторы-ограничители
- 3 диоды-ограничители
- 4 предохранители

**9. Первый элемент системы условных обозначений типов зарубежных интегральных схем представляет собой**

- 1 букву, отражающую принцип преобразования сигнала
- 2 букву, отражающую фирму производитель
- 3 букву, отражающую температурный режим
- 4 букву, отражающую стоимость

**10. Первый элемент системы условных обозначений типов отечественных интегральных схем представляет собой**

- 1 букву, отражающую принцип преобразования сигнала
- 2 цифру, обозначающую группу интегральной микросхемы по конструктивно-технологическому исполнению
- 3 цифру, обозначающую группу интегральной микросхемы по конструктивно-технологическому исполнению
- 4 цифру, обозначающую год выпуска

## Контрольный срез №1 за 7 семестр

### 1. Переходная характеристика усилителя — это

- 1 зависимость выходного сигнала (тока, напряжения) от времени при скачкообразном входном воздействии
- 2 зависимость выходного сигнала (тока, напряжения) от напряжения при скачкообразном входном воздействии
- 3 зависимость входного сигнала (тока, напряжения) от времени при скачкообразном входном воздействии
- 4 зависимость входного сигнала от температуры

### 2. Полосовые фильтры - это

- 1 микроэлектронное устройство, пропускающее колебания в заданном интервале частот
- 2 микроэлектронное устройство, не пропускающее колебания в заданном интервале частот
- 3 микроэлектронное устройство, пропускающее колебания в заданном интервале напряжения
- 4 микроэлектронное устройство, пропускающее четные колебания

### 3. Полузаказная интегральная схема представляет собой

- 1 класс интегральных схем, имеющих постоянную и переменную части
- 2 класс интегральных схем, имеющих переменную часть
- 3 класс интегральных схем, имеющих переменную часть
- 4 класс интегральных схем, имеющих ровно 10000 транзисторов

### 4. Пороговое напряжение логического нуля интегральных схем - это

- 1 наибольшее значение низкого уровня напряжения для "положительной" логики на входе ИС, при котором происходит переход ИС из одного устойчивого состояния в другое
- 2 наибольшее значение высокого уровня напряжения для "положительной" логики на входе ИС, при котором происходит переход ИС из одного устойчивого состояния в другое
- 3 наибольшее значение низкого уровня напряжения для "отрицательной" логики на входе ИС, при котором происходит переход ИС из одного устойчивого состояния в другое
- 4 напряжение равное 1В.

### 5. Пороговое напряжение логической единицы интегральных схем - это

- 1 наименьшее значение высокого уровня напряжения для "положительной" логики на входе ИС, при котором происходит переход ИС из одного устойчивого состояния в другое
- 2 наибольшее значение высокого уровня напряжения для "положительной" логики на входе ИС, при котором происходит переход ИС из одного устойчивого состояния в другое
- 3 наименьшее значение низкого уровня напряжения для "положительной" логики на входе ИС, при котором происходит переход ИС из одного устойчивого состояния в другое
- 4 напряжение равное 1,5 В.

### 6. Преобразователь – это

- 1 микроэлектронное устройство, преобразующее параметры сигналов: частоты, фазы, длительности, мощности и т.д.
- 2 микроэлектронное устройство, пропускающее колебания в заданном интервале напряжения
- 3 класс интегральных схем, имеющих переменную часть
- 4 класс интегральных схем, имеющих полевые транзисторы

### 7. Программируемые логические матрицы представляют собой

- 1 готовые изделия, конструктивно содержащие две вентиляемые матрицы
- 2 готовые изделия, конструктивно содержащие одну вентиляемую матрицу
- 3 готовые изделия, конструктивно содержащие три вентиляемые матрицы
- 4 матрицы поддерживающие языки программирования высокого уровня

**8. Регистр – последовательный элемент, который**

- 1 предназначен для передачи и (или) преобразования многоразрядных двоичных чисел
- 2 предназначен для хранения многоразрядных двоичных чисел
- 3 предназначен для хранения и (или) преобразования многоразрядных двоичных чисел
- 4 предназначен для хранения только десятичных чисел

**9. Результатом процесса формирования топологии интегральных схем являются**

- 1 формирование физических и геометрических параметров активных и пассивных элементов заданной схемы заданного функционального назначения
- 2 формирование геометрических параметров активных и пассивных элементов заданной схемы заданного функционального назначения
- 3 формирование физических и геометрических параметров активных элементов заданной схемы заданного функционального назначения
- 4 формирование физических параметров активных элементов заданной схемы заданного функционального назначения

**10. Синфазным входным сигналом называют**

- 1 разность полусуммы напряжений, формируемых на входах
- 2 разность произведения напряжений, формируемых на входах
- 3 разность полусуммы токов, формируемых на входах
- 4 Сигнал с напряжением равным  $1V$

**Контрольный срез №2 за 7 семестр**

**1. Счетчик – последовательный элемент, который**

- 1 предназначен для счета импульсов, поступающих на вход
- 2 предназначен для счета импульсов, поступающих на выход
- 3 предназначен для суммы импульсов, поступающих на вход
- 4 предназначен для счета только нечетных импульсов, поступающих на выход

**2. Ток утечки на входе интегральных схем - это**

- 1 значение тока во выходной цепи интегральной схемы при закрытом состоянии входа и заданных режимах на остальных выводах
- 2 значение тока во входной цепи интегральной схемы при закрытом состоянии входа и заданных режимах на остальных выводах
- 3 значение тока во входной цепи интегральной схемы при закрытом состоянии выхода и заданных режимах на остальных выводах
- 4 значение тока во входной цепи интегральной схемы при открытом состоянии входа и заданных режимах на остальных выводах

**3. Транзисторы приоткрывают в режиме покоя для**

- 1 увеличения нелинейных искажений
- 2 уменьшения нелинейных искажений
- 3 уменьшения линейных искажений
- 4 умножения линейных искажений

**4. Третий элемент системы условных обозначений типов зарубежных интегральных схем представляет собой**

- 1 букву, фирму производитель
- 2 букву, обозначающую диапазон рабочих температур или другую важную характеристику
- 3 букву, обозначающую год выпуска
- 4 букву, обозначающую страну производитель

**5. Триггер – последовательный элемент, который**

- 1 имеет два устойчивых выходных состояния
- 2 имеет три устойчивых выходных состояния
- 3 имеет четыре устойчивых выходных состояния
- 4 имеет пять устойчивых выходных состояния

**6. Усилитель – это**

- 1 микроэлектронное устройство, предназначенное для усиления сигналов в заданном диапазоне частот
- 2 микроэлектронное устройство, предназначенное для уменьшение сигналов в заданном диапазоне частот
- 3 микроэлектронное устройство, предназначенное для суммирования сигналов в заданном диапазоне частот
- 4 то же самое что и транзистор

**7. Фазочастотная характеристика (ФЧХ) — это**

- 1 зависимость угла сдвига фаз между входным и выходным напряжениями от частоты
- 2 зависимость угла сдвига фаз между выходным и входным напряжениями от напряжения
- 3 зависимость угла сдвига фаз между входным и выходным напряжениями от тока
- 4 сила тока равная 1А

**8. Фильтр – это**

- 1 микроэлектронное устройство, предназначенное для разделения электрических колебаний различных частот
- 2 микроэлектронное устройство, предназначенное для суммирования электрических колебаний различных частот
- 3 микроэлектронное устройство, предназначенное для разделения электрических колебаний различных частот
- 4 устройство для усиления электрических сигналов

**9. Фильтры нижних частот - это**

- 1 микроэлектронное устройство, пропускающее колебания не выше заданной граничной частоты
- 2 микроэлектронное устройство, пропускающее колебания не ниже заданной граничной частоты
- 3 микроэлектронное устройство, не пропускающее колебания не выше заданной граничной частоты
- 4 микроэлектронное устройство, предназначенное для суммирования электрических колебаний различных частот

**10. Цифрами \_\_\_\_\_ первого элемента системы условных обозначений отечественных ИМС обозначают гибридные ИМС**

- 1 2, 4, 8
- 2 1, 4, 8
- 3 2, 5, 4
- 4 3, 4, 4

**Контрольный срез №1 за 8 семестр**

**1. Чувствительность интегральных схем - это**

- 1 наименьшее значение входного напряжения, при котором электрические параметры интегральной схемы соответствуют заданным значениям

- 2 наибольшее значение входного напряжения, при котором электрические параметры интегральной схемы соответствуют заданным значениям
- 3 наименьшее значение выходного напряжения, при котором электрические параметры интегральной схемы соответствуют заданным значениям
- 4 то же самое что и количество входов

**2. Полупроводники по проводимости находятся . . .**

1. между диэлектриком и проводником
2. наполовину выше проводников
3. наполовину выше диэлектриков
4. наполовину ниже диэлектриков
5. наполовину ниже проводников

**3. К недостаткам полупроводниковых приборов относится ...**

1. работа не с основными носителями
2. необходимость низкого напряжения
3. необходимость вакуума
4. зависимость электропроводности кристалла
5. ограниченный температурный режим

**4. К полупроводникам р-типа относятся ...**

1. полупроводник с избытком концентрации дырок
2. кристалл обладающий избытком концентрации электронов
3. рекомбинированный переход
4. кристаллическая решетка с избытком электронов
5. полупроводник с зоной проводимостью

**5. К полупроводникам п—типа относятся ...**

1. кристалл обладающий избытком концентрации электронов
2. рекомбинированный переход
3. полупроводник с зоной проводимостью
4. полупроводник с избытком концентрации дырок
5. кристаллическая решетка с избытком электронов

**6. Для включения полупроводникового р-п перехода в прямом направлении необходимо ...**

1. полярность внешнего источника питания изменяют на противоположную
2. положительный полюс источника соединяют с выводом от **р**-области, а отрицательный - с выводом от **п**-области
3. положительный полюс питания соединяют с выводом от **п**-области, а отрицательный - с **р**—областью
4. изменить структуру кристаллической решетки полупроводника
5. изменить полярность внутреннего источника питания

**7. Состояние, когда р-п переходу .... называется нейтральным.**

- 1.
2. приложено обратное напряжение -
3. не приложено никакое внешнее напряжение
4. приложено прямое напряжение, равное потенциальному барьеру
5. приложено обратное напряжение, равное потенциальному барьеру
6. приложено прямое напряжение, обратное потенциальному барьеру

**8. Для включения полупроводникового р-п перехода в обратном направлении необходимо ...**

1. положительный полюс питания соединить с выводом от **п**-области, а отрицательный с

**p-областью**

2. полярность внешнего источника питания изменить на противоположную
3. положительный понос источника соединить с выводом от **p**-области, а отрицательный - с выводом от **n**-области
4. изменить структуру кристаллической решетки полупроводника
5. изменить полярность внутреннего источника питания

#### **9. Основное свойство полупроводникового диода ...**

1. пропускать ток в обратном направлении
2. преобразовать постоянный ток в пульсирующий
3. не пропускать постоянный ток
4. преобразовать постоянный ток в переменный
5. пропускать ток в прямом направлении
- 6.

#### **10. Основной недостаток полупроводникового диода заключается в ....**

1. в наличии малого обратного тока
2. в наличии резкого увеличения прямого тока
3. в зависимости выпрямленного тока от напряжения
4. отсутствие в характеристике плавно изменяющейся кривизны
5. в наличии большого прямого тока

### **Контрольный срез №2 за 8 семестр**

#### **1. Недостаток полевых транзисторов заключается в ...**

1. низком быстродействии
2. отсутствии эмиттера
3. изоляции затвора
4. отсутствии коллектора
5. отсутствии базы

#### **2. Какой из диодов изготавливают из полупроводниковых материалов с высокой концентрацией примесей?**

1. фотодиод
2. светодиод
3. туннельный диод
4. варикап
5. Стабилитрон

#### **3. Основными параметрами выпрямительных полупроводниковых диодов являются..**

1. максимально допустимое обратное напряжение и прямой ток
2. максимальная температура перехода
3. площадь радиатора и рабочая температура
4. способность работать в мостиковой схеме
5. возможность использования в цепи двухполупериодного выпрямителя

#### **4. Стабилитронами и стабилиторами называются кремниевые полупроводниковые диоды, вольт-амперные характеристики которых имеют. . .**

1. малую зависимость от температуры
2. участки малой зависимости от протекающего тока
3. большую зависимость от температуры
4. участки большой зависимости от протекающего тока
5. обратную зависимость от протекающего тока

#### **5. Для стабилизации рабочей точки усилительного каскада используют:**

1. Повышение напряжения питания
2. Увеличение сопротивления нагрузки
3. Положительной обратной связи
4. Введения отрицательной обратной связи по постоянному току
5. Понижения напряжения питания

**6. Дифференциальный усилительный каскад используют с целью:**

1. повышения коэффициента усиления
2. уменьшения температуры дрейфа
3. расширения частотного диапазона
4. уменьшения габаритов
5. повышение надежности

**7. Ток покоя транзисторного усилителя мощности равен нулю при работе его в режиме класса:**

1. В
2. С
3. А
4. Д
5. АВ

**8. Операционный усилитель имеет:**

1. Два входа и один выход
2. Один вход и два выхода
3. Два выхода и два входа
4. Один вход и два выхода
5. Три входа и один выход

**9. Логические интегральные микросхемы используют для построения**

1. усилителей напряжений
2. выпрямителей
3. цифровых устройств
4. генераторов
5. стабилизаторов

**10. Релаксационным называют генератор ...**

1. экспоненциальных импульсов
2. синусоидального напряжения
3. постоянного напряжения
4. линейно изменяющегося напряжения
5. прямоугольных импульсов

**Критерии оценивания компетенций**

Оценка «отлично» выставляется студенту, если 90-100% правильных ответов.

Оценка «хорошо» выставляется студенту, если 80-89% правильных ответов.

Оценка «удовлетворительно» выставляется студенту, если 70-79% правильных ответов.

Оценка «неудовлетворительно» выставляется студенту, если 69% и менее правильных ответов.

Составитель \_\_\_\_\_ Н.А. Чернова  
(подпись)

« \_\_\_\_ » \_\_\_\_\_ 20 г.

**Министерство науки и высшего образования Российской Федерации  
Федеральное государственное автономное образовательное учреждение  
высшего образования  
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»  
Институт сервиса, туризма и дизайна (филиал) СКФУ в г. Пятигорске  
Колледж института сервиса, туризма и дизайна (филиал) СКФУ в г. Пятигорске**

**УТВЕРЖДАЮ:**  
Председатель ПЦК  
Крюкова М.А.

«\_\_» \_\_\_\_\_ 20 г.

**Комплект заданий для контрольных работ**

**Контрольная работа за 5 семестр  
по дисциплине «Микропроцессорные системы»**

**Вариант №1**

**1. Центральное устройство (или комплекс устройств) ЭВМ или вычислительной системы, которое выполняет арифметические и логические операции, управляет вычислительным процессом и координирует работу периферийных устройств системы называется ...**

1. микропроцессором
2. процессором
3. микропроцессорной системой

**2. В классе  $110010_2$  девочек и  $1010_2$  мальчиков. Сколько учеников в классе?**

- 1) 10
- 2) 20
- 3) 30
- 4) 40

**3. Какой метод адресации предполагает размещение операнда внутри выполняемой программы?**

1. абсолютная адресация
2. регистровая адресация
3. косвенная адресация
4. непосредственная адресация
5. операнд всегда находится внутри программы

**4. Какой сигнал используется для организации асинхронного обмена по магистрали ISA?**

1. I/O CH RDY
2. I/O CS16
3. I/O CH CK
4. AEN
5. SBHE

**5. Какой тип обмена обеспечивает гарантированную передачу информации любому исполнителю?**

1. синхронный
2. асинхронный
3. синхронный и асинхронный
4. ни синхронный, ни асинхронный

**6. В каком порядке следуют типы информации в ассемблерной строке?**

1. мнемоника, метки, операнды, комментарий
2. метки, мнемоника, операнды, комментарий
3. операнды, метки, мнемоника, комментарий
4. метки, операнды, мнемоника, комментарий

**7. К какой группе команд относятся команды работы со стеком?**

1. арифметические команды
2. логические команды
3. команды пересылки
4. команды переходов
5. к отдельной группе

**8. Сколько всего прерываний может быть в ПК?**

1. 8
2. 16
3. 32
4. 64
5. 256

**9. Для чего служит регистр признаков?**

1. для хранения флагов результатов выполненных операций
2. для хранения кодов специальных команд
3. для хранения кода адреса
4. для определения режима работы микропроцессорной системы
5. для обслуживания стека

**10. Структура какой шины влияет на разнообразие режимов обмена?**

1. шины данных
2. шины управления
3. шины питания
4. шины адреса

**11. Устройство компьютера, предназначенное для передачи данных:**

- а) системная плата
- б) контроллер
- в) микропроцессор
- г) оперативное запоминающее устройство

**12. Такт работы процессора – это...**

- а) период времени, за который осуществляется выполнение команды исходной программы в машинном виде; состоит из нескольких тактов
- б) устройство, предназначенное для временного хранения данных ограниченного размера

- в) комплекс команд, поддерживающий работу системы
- г) промежуток времени между соседними импульсами генератора тактовых импульсов

**13. Основное исполнительное устройство в процессоре – это:**

- а) ядро
- б) буфер адреса переходов
- в) предсказатель переходов
- г) шина

**14. Упрощенный вариант Pentium II для дешевых компьютеров – это:**

- а) Pentium P55
- б) Celeron
- в) Cytrix
- г) AMD

**15. В состав микропроцессора входят: (несколько ответов)**

- а) устройство управления (УУ)
- б) постоянное запоминающее устройство (ПЗУ)
- в) кодовая шина данных
- г) арифметико - логическое устройство

**16. Мультиядерный микропроцессор – это ...**

- а) процессор с мощным ядром
- б) процессор с несколькими среднепроизводительными ядрами
- в) процессор с несколькими высокопроизводительными ядрами
- г) процессор со среднепроизводительным ядром

**17. Микропроцессор – это...**

- а) микросхема, предназначенная для управления электронными устройствами
- б) устройство, отвечающее за выполнение арифметических, логических операций и операций управления, записанных в машинном коде
- в) электронная схема произвольной сложности, изготовленная на полупроводниковой подложке

**18. Процессор имеет 16 разрядов шины адреса и 8 разрядов шины данных. Какой объем памяти, адресуется:**

- а) 64Кх8
- б) 8Кх8
- в) 2Кх4
- г) 8Кх4

**19. Сколько адресных входов имеет микросхема памяти 256х4:**

- а) 8
- б) 11
- в) 13
- г) 16

**20. Какой режим микропроцессорных систем используется для передачи больших массивов информации между внешними устройствами:**

- а) ожидания
- б) прерывания
- в) прямого доступа к памяти
- г) прямой передачи данных

**21. Режим работы микропроцессорных систем позволяет обработку информации по приоритету:**

- ) внешний

- б) прерывания
- в) прямого доступа к памяти
- г) прямой передачи данных

**22. Каково назначение контроллера приоритетных прерываний:**

- а) ускорить обмен между памятью и внешним устройством
- б) срочное обслуживание внешнего устройства
- в) выработка временных задержек
- г) организация обмена в последовательном коде

**Вариант №2**

**1. Чему равен результат сложения чисел  $110_2$  и  $12_8$ ?**

- 1)  $6_{10}$
- 2)  $10_{10}$
- 3)  $10000_2$
- 4)  $17_8$

**2. Ячейка памяти компьютера состоит из однородных элементов, называемых:**

- 1) кодами
- 2) разрядами
- 3) цифрами
- 4) коэффициентами

**3. Обрабатывающее и управляющее устройство, выполненное с использованием технологии БИС (часто на одном кристалле) и обладающее способностью выполнять под программным управлением обработку информации, включая ввод и вывод информации, арифметические и логические операции и принятие решений называется ...**

- 1. микропроцессором
- 2. процессором
- 3. микропроцессорной системой

**4. Действия по выбору из памяти и выполнению одной команды называются ...**

- 1. машинный цикл
- 2. машинный такт
- 3. командный цикл

**5. Какой режим обмена предполагает отключение процессора?**

- 1. процессор никогда не отключается
- 2. программный обмен
- 3. обмен по прямому доступу к памяти
- 4. обмен по прерываниям

**6. Какой тип обмена используется в системной магистрали ISA?**

- 1. синхронный
- 2. асинхронный
- 3. синхронный с возможностью асинхронного обмена
- 4. мультиплексированный

**7. Структура какой шины влияет на разнообразие режимов обмена?**

- 1. шины данных
- 2. шины управления
- 3. шины питания

4. шины адреса

**8. Какая архитектура обеспечивает более высокое быстродействие?**

1. принстонская
2. гарвардская
3. фон-неймановская
4. быстродействие не зависит от архитектуры

**9. Какая структура шин адреса и данных обеспечивает большее быстродействие?**

1. мультиплексированная
2. немultipлексированная
3. двунаправленная
4. быстродействие от структуры не зависит

**10. Какой режим обмена обеспечивает наибольшую скорость передачи информации?**

1. обмен по прямому доступу к памяти
2. программный обмен
3. обмен по прерываниям
4. все режимы одинаковы по быстродействию

**11. Процессор, функционирующий с сокращенным набором команд:**

- а) CISC
- б) RISC
- в) MISC
- г) VLIW

**12. К основным параметрам МП не относится:**

- а) тактовая частота
- б) внутренняя разрядность данных
- в) пропускная способность
- г) адресуемая память

**13. Количество бит, которые МП может обрабатывать одновременно - это:**

- а) внешняя разрядность данных
- б) тактовая частота
- в) внутренняя разрядность данных
- г) степень интеграции микросхемы

**14. От разрядности микропроцессора зависит:**

- а) количество используемых внешних устройств
- б) максимальный объем внутренней памяти и производительность компьютера
- в) возможность подключения к сети
- г) возможность сжатия данных

**15. Конвейеризация – это...**

- а) процесс реализации процессорных команд по нескольким линиям
- б) технология обработки команд
- в) многопоточная параллельная обработка команд
- г) технология обработки данных несколькими процессорами одновременно

**16. Корпуса процессоров бывают:**

- а) корпус с односторонним контактом и безкорпусный
- б) матрица со штырьковыми выводами и пленочный
- в) корпус с открытым кристаллом и матричный

**17. Процессор имеет 14 регистров общего назначения. Сколько разрядов в поле команды необходимы для адресации к ним:**

- а) 7
- б) 4
- в) 3
- г) 8

**18. Представить десятичное число 45 в двоичном коде.**

- а) 101101
- б) 110010
- в) 100011
- г) 111010

**19. Какой режим микропроцессорных систем используется для передачи больших массивов информации между памятью и внешним устройством:**

- а) ожидания
- б) прерывания
- в) прямого доступа к памяти
- г) прямой передачи данных

**20. Режим работы микропроцессорных систем не требует обращения к внешним устройствам:**

- а) внешний
- б) прерывания
- в) прямого доступа к памяти
- г) прямой передачи данных

**21. Каково назначение контроллера прямого доступа к памяти:**

- а) ускорить обмен между памятью и внешним устройством
- б) срочное обслуживание внешнего устройства
- в) выработка временных задержек
- г) организация обмена в последовательном коде

**22. Каково назначение программного таймера:**

- а) ускорить обмен между памятью и внешним устройством
- б) срочное обслуживание внешнего устройства
- в) выработка временных задержек
- г) организация обмена в последовательном коде

Критерии оценивания:

20-22 - отлично

17-19 - хорошо

14-16- удовлетворительно

Составитель \_\_\_\_\_ Н.А. Чернова  
(подпись)

« \_\_\_\_ » \_\_\_\_\_ 20 \_\_\_\_ г.

## Контрольная работа за 7 семестр

### по дисциплине «Микропроцессорные системы»

#### Вариант 1

1. Как функционирует и для чего используется стековая память?
2. Какова должна быть минимальная длина командного слова микропроцессора для реализации 2500 различных команд?
3. Определить содержимое указанных регистров после выполнения следующего фрагмента программы:  
LXI B, 7FFB0H  
MOV A, B  
XRA B

#### Вариант 2

1. Опишите порядок выполнения команды микропроцессором.
2. Сколько машинных слов необходимо для представления в 8-битном микропроцессоре чисел в диапазоне от 1 до 1000000 (в формате с фиксированной запятой).
3. Определить содержимое указанных регистров после выполнения следующего фрагмента программы:  
LXI H, 16E7H  
MVI B, 39H  
MOV C, H  
DAD B

#### Вариант 3

1. Что входит в понятие архитектуры микропроцессора и микро-ЭВМ?
2. В микропроцессоре необходимо обрабатывать данные о величинах напряжений, которые могут принимать значения от 0,01 В до 10,00 В с точностью 0,01 В. Какова длина машинного кода, требуемого для представления этих данных?
3. Определить содержимое регистров А, Н и L после выполнения следующего фрагмента программы, если до выполнения было: А = 5CH, Н = A3H, L = 9DH.  
ADD H  
MOV L, A  
INX H

#### Вариант 4

1. Что такое формат команды и какая информация может содержаться в коде команды?
2. Сколько страниц прямо адресуемой памяти имеет микропроцессор с 20-битной шиной адреса при длине страницы памяти 4096 машинных слова?
3. Определить содержимое указанных регистров после выполнения следующего фрагмента программы:  
LXI D, 01FFH  
MOV A, L  
ADI 16H  
MOV D, A

#### Вариант 5

1. По каким основным параметрам и качествам классифицируются микропроцессоры?
2. Какова должна быть разрядность регистра страницы памяти при использовании 16-битного микропроцессора с 16-разрядной шиной адреса и требуемом объеме памяти 1Мбайт?
3. Определить содержимое регистров А и С после выполнения следующего фрагмента программы, если до выполнения было: А = 2FH, С = 4AH.  
MOV A, C  
ADI FEH

**Вариант 6**

1. Какие микроэлектронные технологии применяются в производстве микропроцессоров и какие преимущества дает использование той или иной технологии?
2. Какова требуемая длина двоично-десятичного кода для представления чисел в диапазоне от 1 до 3000?
3. Сколько микросхем памяти с организацией  $256 * 4$  требуется для построения модуля памяти объемом 1К двухбайтных слов и как при этом подключаются их адресные, управляющие и информационные выходы? Какой дешифратор необходимо использовать в составе этого модуля памяти для выбора микросхем памяти?

**Вариант 7**

1. Какие основные операции выполняют арифметико-логические устройства микропроцессоров?
2. Определить значения признаков CY (перенос), AC (полуперенос), S (знак), Z (нуль) и P (четность) в микропроцессоре KP580BM80A после выполнения команды ADD B, если до ее выполнения  $A = 9BH, B = 36H$ .
3. Сколько микросхем памяти с информационной емкостью 1К однобайтных слов требуется для построения модуля памяти с организацией  $8192 * 16$  и как при этом подключаются их адресные, управляющие и информационные выходы? Какой дешифратор необходимо использовать в составе этого модуля памяти для выбора микросхем памяти?

**Вариант 8**

1. Перечислить основные виды внутренних регистров микропроцессоров.
2. В какие ячейки памяти будет произведена запись информации и чему будет равно их содержимое, а также содержимое указателя стека SP после выполнения в микропроцессоре KP580BM80A команды PUSH B, если до ее выполнения  $B = 8AH, C = 15H, SP = 2304H$ ?
3. Сколько микросхем памяти с информационной емкостью 1К однобайтных слов требуется для построения модуля памяти с организацией  $6144 * 32$  и как при этом подключаются их адресные, управляющие и информационные выходы? Какой дешифратор необходимо использовать в составе этого модуля памяти для выбора микросхем памяти?

**Вариант 9**

1. Какое прерывание называется векторным и что такое вектор прерывания?
2. Определить значения признаков CY (перенос), AC (полуперенос), S (знак), Z (нуль) и P (четность) в микропроцессоре KP580BM80A после выполнения команды ORA B, если до ее выполнения  $A = 8CH, B = 47H$ .
3. Определить содержимое указанных регистров после выполнения следующего фрагмента программы:  
LXI B, 7FCB1H  
MOV A, B  
XRA B

**Вариант 10**

1. Каково назначение счетчика команд и как изменяется его содержимое в процессе выполнения программы микропроцессором?
2. Определить значения признаков CY (перенос), AC (полуперенос), S (знак), Z (нуль) и P (четность) в микропроцессоре KP580BM80A после выполнения команды INR B, если до ее выполнения  $B = FFH$ .
3. Определить содержимое регистров A и C после выполнения следующего фрагмента программы, если до выполнения было:  $A = 3DH, C = 5FH$ .  
MOV A, C

### Вариант 11

1. Почему при проектировании микропроцессорных систем применяется магистральный принцип организации взаимосвязи ее узлов, какие основные шины входят в состав системной магистрали, для чего используется мультиплексирование шин и как это отражается на структуре и функционировании системы?

2. Определить значения признаков CY (перенос), AC (полуперенос), S (знак), Z (нуль) и P (четность) в микропроцессоре KP580BM80A после выполнения команды CPI FАH, если до ее выполнения  $A = 65H$ .

3. Определить содержимое указанных регистров после выполнения следующего фрагмента программы:

LXI H, 12D3H  
MVI B, 6EH  
MOV C, H  
DAD B

### Вариант 12

1. В чем различие жесткого (схемного) и микропрограммного управления выполнением операций в микропроцессоре?

2. Сколько страниц прямо адресуемой памяти имеет микропроцессор с 24-битной шиной адреса при длине страницы памяти 8192 машинных слова?

3. Определить содержимое указанных регистров после выполнения следующего фрагмента программы:

LXI D, 23CDH  
MOV A, L  
ADI 12H  
MOV D, A

### **Критерии оценивания компетенций**

*Отметка "5" выставляется, если полно излагается изученный материал, дается правильное определение предметных понятий; обнаруживается понимание материала, обосновываются суждения, студент демонстрирует способность применить полученные знания на практике, привести примеры не только из учебника, но и самостоятельно составленные; студент излагает материал последовательно с точки зрения логики предмета и норм литературного языка.*

*Отметка "4" выставляется, если студент дает ответ, удовлетворяющий тем же требованиям, что и для отметки "5", но допускаются 1-2 ошибки, которые сам же исправляет, и 1-2 недочета в последовательности и языковом оформлении излагаемого.*

*Отметка "3" выставляется, если студент обнаруживает знание и понимание основных положений данной темы, но: излагает материал неполно и допускает неточности в определении понятий или формулировке правил, понятий; не умеет достаточно глубоко и доказательно обосновать свои суждения и привести свои примеры; излагает материал непоследовательно и допускает ошибки в языковом оформлении излагаемого.*

*Отметка "2" выставляется, если студент обнаруживает незнание большей части соответствующего раздела изучаемого материала, допускает ошибки в формулировке определений и правил, искажает их смысл, беспорядочно и неуверенно излагает материал.*

Составитель \_\_\_\_\_ Н.А. Чернова  
(подпись)

« \_\_\_\_ » \_\_\_\_\_ 20 г.