

Документ подписан простой электронной подписью

Информация о владельце:

ФИО: Шебзухов Тимур Александрович

Должность: Директор Пятигорского института (филиал) Северо-Кавказского  
федерального университета

Дата подписания: 12.09.2023 15:26:33

Уникальный программный ключ:

d74ce93cd40e39275c3ba2f58486412a1c8ef96f

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ  
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ  
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ

«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»

Пятигорский институт (филиал) СКФУ

## Методические указания

по выполнению практических работ

по дисциплине «Аппаратные средства вычислительной техники»

для студентов направления подготовки /специальности

10.03.01 Информационная безопасность

шифр и наименование направления подготовки/ специальности

(ЭЛЕКТРОННЫЙ ДОКУМЕНТ)

Рассмотрено и утверждено на заседании кафедры информационной безопасности, систем и технологий, протокол

№ \_\_\_\_ от \_\_\_\_\_ 2021

Зав.кафедрой СУИиТ \_\_\_\_\_ И.М.Першин

## Введение

Целью методических рекомендаций по изучению дисциплины является закрепление и углубление знаний, полученных при изучении теоретического материала по дисциплине «Аппаратные средства вычислительной техники».

Целью проведения практических занятий является:

1. Обобщение, систематизация, закрепление полученных теоретических знаний по темам конкретным требованиям дисциплины
2. Формирование умений применять полученные знания на практике
3. Выработка оптимальных решений при решении практических задач предметной области

Данное пособие содержит весь необходимый материал для выполнения практических работ с целью освоения курса «Аппаратные средства вычислительной техники».

Методические рекомендации призваны обеспечить эффективность самостоятельной работы студентов с литературой, на основе рациональной организации ее изучения, облегчить подготовку студентов к сдаче экзамена, сориентировать их в направлении изучения материала по поставленным вопросам, дать возможность отработать навыки составления и оформления различных видов документов, как под контролем преподавателя, так и самостоятельно.

Перед подготовкой к занятию студенты должны ознакомиться с планом практического (семинарского) занятия, а также с учебной программой по данной теме, что поможет студенту сориентироваться при проработке вопроса и правильно составить план ответа. Следующий этап – изучение конспекта лекций, разделов учебников, ознакомление с дополнительной литературой, рекомендованной к занятию. Студенты должны готовить краткий конспект ответов на все вопросы, знать определения основных категорий.

Количество часов на практические занятия по рабочей программе предусмотрено для направления подготовки 10.03.01 «Информационная безопасность» - 13,5 часов

## Содержание

Введение

Практическое занятие 1 История развития вычислительной техники, поколения ЭВМ.

Практическое занятие 2 Применение вычислительных систем и микропроцессорных устройств, представление информации в микропроцессорных системах.

Практическое занятие 3 Типы логик.

Практическое занятие 4 Логические элементы.

Практическое занятие 5 Организация памяти.

Практическое занятие 6 Архитектура микропроцессоров.

## Практическая работа 1

### История развития вычислительной техники, поколения ЭВМ.

**Цель:** дать студенту основные понятия истории развития вычислительной техники, поколения ЭВМ.

**Знать:** значение информации в развитии современного общества; информационные технологии для поиска и обработки информации.

**Уметь:** использовать формы получения, передачи, хранения и защиты информации, современные компьютерные технологии.

#### Формируемые компетенции:

Код	Формулировка:
ОПК- 4	способностью понимать значение информации в развитии современного общества, применять информационные технологии для поиска и обработки информации;
ПК-1	способностью выполнять работы по установке, настройке и обслуживанию программных, программно – аппаратных (в том числе криптографических) и технических средств защиты информации;

**Актуальность темы** объясняется особенностями подготовки бакалавров по инженерным направлениям.

#### Теоретическая часть

Люди учились считать, используя собственные пальцы. Когда этого оказалось недостаточно, возникли простейшие счетные приспособления. Особое место среди них занял абак (Древняя Греция, Рим, Западная Европа до 18 века), получивший в древнем мире широкое распространение (Аба́к лат.*abacus*– доска) – счётная доска, применявшаяся для арифметических вычислений приблизительно с V века до н. э. в Древней Греции, Древнем Риме и в Китае.).

Сделать абак совсем несложно, достаточно разлиновать столбцами доску. Каждому из столбцов присваивалось значение разряда чисел: разряд единиц, десятков, сотен, тысяч (счёт осуществлялся с помощью размещённых на полосах камней или других подобных предметов). Числа обозначались набором камешков, ракушек, веточек, косточек и т.п., раскладываемых по различным столбцам - разрядам. Добавляя или убирая из соответствующих столбцов то или иное количество камешков, можно было производить сложение или вычитание и даже умножение и деление как многократное сложение и вычитание соответственно. Очень похожи на абак по принципу действия русские счёты. В них вместо столбцов - горизонтальные направляющие с косточками. На Руси счётами пользовались просто виртуозно. Они были незаменимым инструментом торговцев, чиновников. Из России этот простой и полезный прибор проник и в Европу.

Вместе с тем, наряду с вычислительными приспособлениями, развивались и механизмы для автоматизации работы человека. В ткацком станке француза Жозеф Мари Жаккара (1752-1834), созданном в 1804-08 годах, был реализован процесс создания узора ткани с помощью отверстий в картонных картах, при этом изменение положения отверстий позволяло получать различные узоры.

Первым механическим счетным устройством была счетная машина, построенная в 1642 году выдающимся французским ученым Блезом Паскалем (1623-62). Механический "компьютер" Паскаля мог складывать и вычитать. "Паскалина", так называли машину,

состояла из набора вертикально установленных колес с нанесенными на них цифрами от 0 до 9. При полном обороте колеса оно сцеплялось с соседним колесом и поворачивало его на одно деление. Число колес определяло число разрядов - так, два колеса позволяли считать до 99, три - уже до 999, а пять колес делали машину "знающей" даже такие большие числа как 99999. Считать на "ПаскаLINE" было очень просто.

В 1673 году немецкий математик и философ Готфрид Вильгельм Лейбниц (1646-1716) создал механическое счетное устройство, которое не только складывало и вычитало, но и умножало и делило. Машина Лейбница была сложнее "ПаскаLINE". Числовые колеса, теперь уже зубчатые, имели зубцы девяти различных длин, и вычисления производились за счет сцепления колес. Именно несколько видоизмененные колеса Лейбница стали основой массовых счетных приборов - арифмометров, которыми широко пользовались не только в XIX веке, но и сравнительно недавно наши дедушки и бабушки.

Есть в истории вычислительной техники ученые, чьи имена, связанные с наиболее значительными открытиями в этой области, известны сегодня даже неспециалистам. Среди них английский математик XIX века Чарльз Бэббидж (1791-1871), которого часто называют "отцом современной вычислительной техники". В 1823 году Бэббидж начал работать над своей вычислительной машиной, состоявшей из двух частей: вычисляющей и печатающей. Машина предназначалась в помощь британскому морскому ведомству для составления различных мореходных таблиц. Первая, вычисляющая часть машины была почти закончена к 1833 году, а вторую, печатающую, удалось довести почти до половины, когда расходы превысили 17000 фунтов стерлингов (около 30000 долларов). Больше денег не было, и работы пришлось закрыть.

Хотя машина Бэббиджа и не была закончена, ее создатель выдвинул идеи, которые и легли в основу устройства всех современных компьютеров.

Бэббидж пришел к выводу - вычислительная машина должна иметь устройство для хранения чисел, предназначенных для вычислений, а также указаний (команд) машине о том, что с этими числами делать. Следующие одна за другой команды получили название "программы" работы компьютера, а устройство для хранения информации назвали "памятью" машины. Однако хранение чисел даже вместе с программой - только полдела. Главное - машина должна производить с этими числами указанные в программе операции. Бэббидж понял, что для этого в машине должен быть специальный вычислительный блок - процессор. Именно по такому принципу и устроены современные компьютеры.

Научные идеи Бэббиджа увлекли дочь знаменитого английского поэта лорда Джорджа Байрона - графиню Аду Августу Лавлейс (1815-1852). В то время еще не было таких понятий, как программирование для ЭВМ, но тем не менее Ада Лавлейс по праву считается первым в мире программистом - так сейчас называют людей, способных "объяснить" на понятном машине языке ее задачи. Дело в том, что Бэббидж не оставил ни одного полного описания изобретенной им машины. Это сделал один из его учеников в статье на французском языке. Ада Лавлейс перевела ее на английский, добавив собственные программы, по которым машина могла бы проводить сложные математические расчеты. В результате первоначальный объем статьи вырос втрое, а Бэббидж получил возможность продемонстрировать мощь своей машины. Многими понятиями, введенными Адой Лавлейс в описаниях тех первых в мире программ, широко пользуются современные программисты. В честь первого в мире программиста назван один из самых современных и совершенных языков компьютерного программирования - АДА.

Новинки техники XX века оказались неразрывно связанными с электричеством. Вскоре после появления электронных ламп, в 1918 году советский ученый М.А.Бонч-Бруевич (1888-1940) изобрел ламповый триггер - электронное устройство, способное запоминать электрические сигналы. По принципу действия триггер похож на качели с защелками, установленными в верхних точках качания. Достигнут качели одной верхней точки - работает защелка, качание остановится, и в этом устойчивом состоянии они

могут быть как угодно долго. Откроется защелка - качание возобновится до другой верхней точки, здесь также сработает защелка, снова остановка, и так - сколько угодно раз. По тому, где окажутся качели через некоторое время после их установки в известном положении, можно судить, открывали защелку или нет. Качели как бы запоминают открывание защелки - также и электронный триггер запоминает, поступал на него электрический сигнал или нет.

Один триггер, запоминая один сигнал, позволяет считать только до одного, но уже несколько триггеров расширяют вычислительные возможности. Если теперь придумать способ регистрации с помощью группы триггеров не только единичных сигналов, но и их десятков, сотен, тысяч - появляется возможность применить этот способ в электронно-вычислительной машине.

В период с 1937 по 1942г.г. американцы Джон Винсент Атанасофф (болгарин по происхождению) и Клиффорд Берри создали первую электронно-вычислительную машину, названную в честь авторов машиной Атанасоффа - Берри (ABC). Аппарат работал с двоичными числами, мог осуществлять логические операции, имел электронную память, а ввод-вывод осуществлялся посредством перфокарт.

5 июля 1943 года ученые Пенсильванского университета в США подписывают контракт, по которому они создают электронный компьютер, известный под названием ЭНИАК. Ничего не значащее на русском языке название произошло от сокращения довольно длинного английского наименования - "электронный цифровой компьютер" (ENIAC, Electronic Numerical Integrator and Computer). 15 февраля 1946 года ЭНИАК официально ввели в строй.

История создания первой ЭВМ имеет и некоторую скандальную предысторию. Патент на изобретение получили создатели ЭНИАК. И лишь в 1973 году по решению суда патент на ЭНИАК был признан недействительным, так как было доказано, что практически все основные узлы в машине ЭНИАК заимствованы из ABC.

В 1946 году в научной статье трех американских авторов - Д. Неймана, Г. Голдстайна и А. Бернса - были изложены основные принципы построения универсальных ЭВМ, использующих одну и ту же память и для хранения обрабатываемых данных, и для хранения программы вычислений. Первая машина, реализующая эти принципы - ЭВМ EDSAC - была построена в Англии под руководством М. Уилкса в 1949 году, в Кембриджском университете. Через год была построена универсальная ЭВМ EDVAC в США.

Основоположником отечественной вычислительной техники стал Сергей Алексеевич Лебедев (1902-1974). В 1921 году, сдав экзамены экстерном по программе средней школы, Лебедев поступил в МВТУ (Московское высшее техническое училище) на электротехнический факультет. Многие годы посвятил энергетике, занимаясь проблемой устойчивости энергетических систем. Под его руководством в Институте электротехники АН УССР была создана первая в стране лаборатория по разработке ЭВМ. Здесь была построена первая советская ЭВМ – МЭСМ – Малая электронная счетная машина. С 1951 работал в Москве, где возглавлял лабораторию в Институте точной механики и вычислительной техники (ИМТ и ВТ), а с 1953 года и до конца жизни был директором этого института. Под руководством С. А. Лебедева с начала 1960-х годов в институте было создано несколько поколений больших счетных машин - БЭСМ, в которых применялись оригинальные разработки.

БЭСМ-1 была для своего времени самой быстродействующей машиной в Европе (8-10 тысяч операций в секунду). БЭСМ-1 и последовавшие за ней БЭСМ-2 и М-20 были основаны на серийных отечественных электронных лампах. Затем были созданы их полупроводниковые варианты БЭСМ-3М, БЭСМ-4, М-220 и М-222. Модель БЭСМ-6 была спроектирована с использованием предварительного имитационного моделирования работы ее операционной системы, что позволило найти множество оригинальных технических решений. В разработке архитектуры БЭСМ-6 активное участие принимали

программисты из созданной по инициативе Лебедева лаборатории математического обеспечения. Долгое время БЭСМ-6 считалась одной из лучших ЭВМ в мире. Лебедев разработал также основы создания многопроцессорных комплексов, вычислительных сетей, структурно-программных операционных систем, алгоритмических языков программирования и т. д. Большое внимание он уделял подготовке молодых специалистов. С 1953 возглавлял кафедру "Электронные вычислительные машины" в Московском физико-техническом институте.

Сейчас насчитывают уже несколько поколений ЭВМ. К одному поколению относят все типы и модели машин, сконструированные на одних научно-технических принципах. Смена поколения происходит с появлением новых элементов, изготовленных по принципиально иным технологиям.

**Первое поколение** (1946 - конец 50-х годов) компьютеров считали в тысячи раз быстрее механических счетных машин, но были очень громоздкими. ЭВМ занимала помещение размером 9x15 м, весила около 30 тонн и потребляла 150 киловатт в час. В такой ЭВМ было около 18 тысяч электронных ламп. Элементная база: электронно-вакуумные лампы, резисторы и конденсаторы. Габариты: громадные шкафы, которые занимали целые машинные залы. Скорость работы: 10 - 20 тыс. операций в секунду. Эксплуатация: очень сложная, частая замена ламп, перегрев машины. Программирование: в машинных кодах. Работали непосредственно за пультом машины специалисты высокой квалификации.

**Второе поколение** (конец 50-х - конец 60-х годов) электронных компьютеров обязано своим появлением важнейшему изобретению электроники XX века - транзистору. Миниатюрный полупроводниковый прибор позволил резко уменьшить габариты компьютеров и снизить потребляемую мощность. Скорость компьютеров возросла до миллиона операций в секунду. Элементная база: полупроводниковые элементы - транзисторы, диоды, более совершенные резисторы и конденсаторы. Появились печатные платы для монтажа элементов. Габариты: стойки чуть выше роста человека. Устанавливались в специальных залах. Производительность: до 1 млн. операций в секунду. Введен принцип разделения времени для совмещения во времени работы разных устройств. Появились процессоры для управления вводом-выводом и для работы с действительными числами. Эксплуатация: стала проще. Появился штат обслуживающего персонала в машинных залах. Программирование: появились алгоритмические языки. Программы вводились не вручную с пульта самим программистом, а с помощью перфокарт или перфолент операторами ЭВМ. Задачи решались в пакетном режиме: друг за другом по мере освобождения устройств обработки.

**Третье поколение** (конец 60-х - конец 70-х годов) связано с созданием интегральных схем. В сотни раз сократить число электронных элементов в компьютере позволило изобретение в 1950 году интегральных микросхем - полупроводниковых кристаллов, содержащих большое количество соединенных между собой транзисторов и других элементов. ЭВМ третьего поколения на интегральных микросхемах появились в 1964 году. Первой ЭВМ третьего поколения была IBM-360 фирмы IBM. Отечественные ЭВМ разделились на два семейства: большие (ЕС ЭВМ) и малые (СМ ЭВМ - класс мини-ЭВМ). Элементная база: интегральные схемы, которые вставляются в специальные гнезда на печатной плате. Габариты: ЕС ЭВМ схожи с ЭВМ второго поколения. СМ ЭВМ - две стойки и дисплей, которые не нуждались в специальном помещении. Скорость: до нескольких миллионов операций в секунду. Для эксплуатации требуется большой штат сотрудников: операторов, электронщиков. Большую роль играет системный программист. В структуре ЭВМ появился принцип модульности и магистральности - прообраз современной системной шины. Увеличился объем памяти, память разделилась на ОЗУ и ПЗУ (**оперативное и постоянное запоминающее устройство**), появились магнитные диски, ленты, дисплеи и графопостроители. Программирование: примерно так же, как и на предыдущем этапе. Наряду с пакетной обработкой появился режим работы с разделением

времени. Разработаны операционные системы. Мини-ЭВМ уже работали в режиме реального времени.

**Четвертое поколение** (конец 70-х и по настоящее время) связано с разработкой больших интегральных схем. В июне 1971 года была впервые разработана очень сложная универсальная интегральная микросхема, названная микропроцессором - важнейшим элементом компьютеров четвертого поколения. Элементная база: большие и сверхбольшие интегральные схемы (БИС и СБИС), содержащие сотни тысяч элементов на одном кристалле. Появилась технология создания микропроцессоров на базе БИС. Первый микропроцессор был создан фирмой Intel в 1971 году. Появились многопроцессорные суперЭВМ и микропроцессорные персональные ЭВМ. Термин "ЭВМ" заменился словом "компьютер". Габариты: персональный компьютер, занимающий часть письменного стола. Скорость: до миллиарда операций в секунду. Основная направленность в развитии аппаратной и программной части компьютерных технологий - обеспечение удобной работы пользователя. Сюда включается дружественный интерфейс, компактность оборудования, возможность подключения дополнительных устройств, совместимость и доступность программного обеспечения.

### **Вопросы:**

1. Основные понятия истории развития вычислительной техники.
2. Первое поколение ЭВМ.
3. Второе поколение ЭВМ.
4. Третье поколение ЭВМ.
5. Четвертое поколение ЭВМ.

### **Список литературы**

#### **Основная литература**

1. Айдинян, А.Р. Аппаратные средства вычислительной техники : учебник / А.Р. Айдинян. - М. ; Берлин : Директ-Медиа, 2016. - 125 с. : ил., схем., табл. - Библиогр. в кн. - ISBN 978-5-4475-8443-6 ; То же [Электронный ресурс]. - URL: [//biblioclub.ru/index.php?page=book&id=443412](http://biblioclub.ru/index.php?page=book&id=443412)

2. Привалов, И. М. Основы аппаратного и программного обеспечения : учеб.-метод. пособие / И.М. Привалов ; Сев.-Кав. федер. ун-т. - Ставрополь : СКФУ, 2015. - 145 с. - 144 с.

3. Калачев А.В. Аппаратные и программные решения для беспроводных сенсорных сетей [Электронный ресурс] / А.В. Калачев. — 2-е изд. — Электрон. текстовые данные. — М. : Интернет-Университет Информационных Технологий (ИНТУИТ), 2016. — 240 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/73661.html>

#### **Дополнительная литература**

1 Ключев А.О. Аппаратные средства информационно-управляющих систем [Электронный ресурс] : учебное пособие / А.О. Ключев, П.В. Кустарев, А.Е. Платунов. — Электрон. текстовые данные. — СПб. : Университет ИТМО, 2015. — 65 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/65791.html>

2. Лошаков С. Периферийные устройства вычислительной техники [Электронный ресурс] / С. Лошаков. — Электрон. текстовые данные. — М. : Интернет-Университет Информационных Технологий (ИНТУИТ), 2016. — 419 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/62822.html>

3. Жуков А.Е. Системы блочного шифрования [Электронный ресурс]: учебное пособие по курсу «Криптографические методы защиты информации»/ Жуков А.Е.— Электрон. текстовые данные.— М.: Московский государственный технический университет имени Н.Э. Баумана, 2013.— 80 с.— Режим доступа: <http://www.iprbookshop.ru/31633>.— ЭБС «IPRbooks», по паролю

4. Функциональные узлы аппаратных средств вычислительной техники [Электронный ресурс] : практикум по дисциплине Аппаратные средства вычислительной

техники / . — Электрон. текстовые данные. — М. : Московский технический университет связи и информатики, 2014. — 44 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/61729.html>

**Перечень Интернет - ресурсов**

1. <http://www.biblioclub.ru/> - электронная библиотека
2. <http://www.uts-edu.ru/> - «Электронные курсы»

## Практическая работа 2

### Применение вычислительных систем и микропроцессорных устройств, представление информации в микропроцессорных системах

**Цель:** дать студенту понятия применения вычислительных систем и микропроцессорных устройств, представление информации в микропроцессорных системах.

**Знать:** применения вычислительных систем и микропроцессорных устройств.

**Уметь:** использовать представление информации в микропроцессорных системах.

Формируемые компетенции:

Код	Формулировка:
ОПК- 4	способностью понимать значение информации в развитии современного общества, применять информационные технологии для поиска и обработки информации;
ПК-1	способностью выполнять работы по установке, настройке и обслуживанию программных, программно – аппаратных (в том числе криптографических) и технических средств защиты информации;

**Актуальность темы** объясняется особенностями подготовки бакалавров по инженерным направлениям.

#### Теоретическая часть

Применение вычислительных систем и микропроцессорных устройств.

Аэрокосмическая техника и авиация – это самая насыщенная электроникой область (системы навигации, системы управления техническими устройствами, вспомогательные вычислительные комплексы);

Машиностроительные заводы (гибкие производственные системы и автоматизированное производство, робототехника)

Медицина: томограф – техника получения послойных картин внутренних органов человеческого тела; электроэнцефалограф – позволяет исследовать деятельность мозга; биокристалл - микроэлектронная схема, которую можно имплантировать в человеческий организм для стимулирования биологических функций и исправления дефектов.

Сельское хозяйство (автоматизированные системы измерения и обработки параметров окружающей среды (влажность), системы управления сельхозтехникой).

Блоки предназначены для выполнения какой-либо определенной операции и собираются в строго определенной последовательности для выполнения какой-либо функции. Довольно часто АВМ используют для решения дифференциальных уравнений и моделирования различных физических процессов.

В МП системах использован строгий алфавит из символов. Информация о переменных состояниях в вычислительной системе дается в виде чисел в двоичной системе исчисления, а ее преобразование происходит по законам арифметики и алгебры логики.

В цифровых системах сигналы существуют на дискретных этажах или уровнях, а промежуточные состояния не допускаются. Обычная логика базируется на 2х состояниях: 0 (низкий уровень) и 1 (высокий уровень). В аналоговых системах сигналы могут иметь бесконечное количество уровней напряжения и тока, где с одного на другой уровень сигнал переходит плавно.

Логический уровень обычно в качестве параметров выбирает не ток, а напряжение, уровень которого может быть как высоким, так и низким. Эти 2 состояния могут

передавать различные биты двоичной информации: ключ замкнут, ключ разомкнут.

Большинство сложных микросхем разработаны с учетом подключения их к шине (совокупность параллельных проводников). К шине разрешено подключать входы и выходы некоторых микросхем, поэтому возникает опасность появления логического конфликта уровней. Для того, чтобы это преодолеть, требуется устройство, которое не только формируется на своих выходах (логического 0 и 1), но и при необходимости отключается от шины.

Специальный входной сигнал называемый разрешением, обозначается как EN, или выбором кристалла CS переводит тристабильную микросхему в рабочее состояние. Данный сигнал может быть активным как при высоком, так и при низком уровнях.

В первом случае выходные сигналы действительны, когда EN или CS соответствуют логической 1. Во втором - логическому 0.

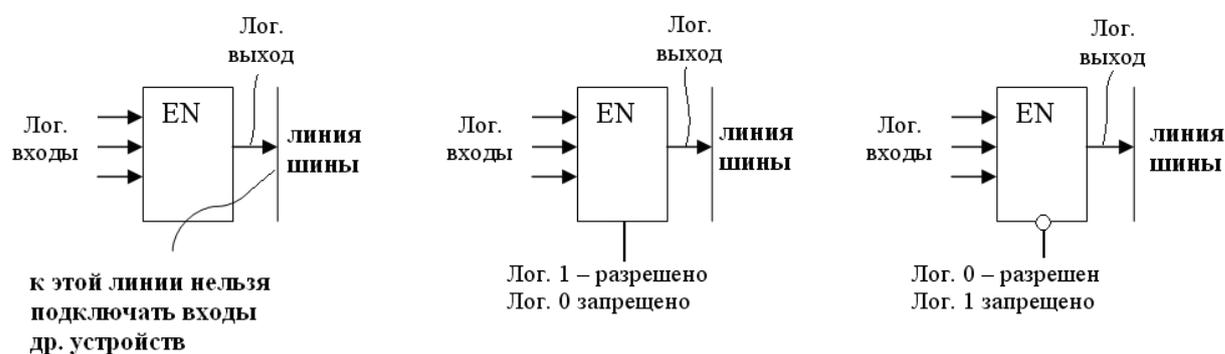


Рис. 1- Сравнение обычной и тристабильной логики

Микропроцессорные устройства оперируют с электрическими сигналами в виде двоичных кодов. Каждый разряд двоичного цикла называется *битом*; число 11011 является 5-битовым числом. Крайний справа бит является младшим, а слева — старшим.

Микропроцессор обрабатывает информацию в виде нормализованной группы двоичных разрядов, составляющих слово. Количество битов в слове зависит от конкретного МП. Наиболее часто встречаются 8, 12 и 16 битовые слова. Число битов в слове определяет разрядность шин и регистров памяти.

Группа из 8 бит называется *байтом*.

Длина слова адресации может превышать длину слова для передачи данных. Это позволяет существенно увеличить объемы памяти ЗУП, ЗУД. Так, при 16-битовом адресном слове может быть опрошено  $2^{16} = 65536$  ячеек ЗУ. Деление слова на байты упрощает представление двоичного слова путем применения 16-ричной формы записи. Ниже показан перевод двоичных слов в 16-ричную форму записи

Двоичные числа в вычислительных устройствах размещаются в ячейках памяти, причем для каждого разряда числа отводится отдельная ячейка, хранящая 1 бит информации. Число ячеек  $n$  в разрядной сетке ограничено и зависит от конструкции устройства. Чаще всего используется 16-разрядная сетка. Размещение числа в разрядной сетке производится различными способами в зависимости от формы представления чисел, принятой в данном устройстве: с фиксированной или с плавающей запятой.

Аналоговые сигналы представляются в непрерывной форме в виде меняющихся во времени физических величин. Машины, обрабатывающие данные сигналы называются АВМ (аналоговые вычислительные машины). Точность работы АВМ зависит от точности выполнения заданных функциональных преобразований блоков входящих в их состав.

**Микропроцессор** (МП) — это программно-управляемое электронное цифровое устройство, предназначенное для обработки цифровой информации — ее перемещения, осуществления арифметических и логических операций по командам, которые он

считывает из памяти.

Последовательность команд называется *программой*.

Микропроцессор включает в себя:

- арифметическо-логическое устройство (АЛУ), которое служит для выполнения арифметических и логических операций: **арифметической** операцией называют процедуру обработки данных, аргументы и результат которой являются числами (сложение, вычитание, умножение, деление и т.д.). **Логической** операцией именуют процедуру, осуществляющую построение сложного высказывания (операции И, ИЛИ, НЕ и т.д.).

- регистры общего назначения (РОН), которые используются для хранения информации — сверхоперативного запоминающего устройства;

Регистры предназначены для хранения операндов в процессе выполнения операций и функциональных схем, необходимых для выполнения преобразования операндов при передаче их с одного регистра на другой. Количество и назначение РОН в МП зависят от его архитектуры.

- аккумулятор — регистр, из которого берется одно из чисел, с которыми производятся арифметические или логические операции. В него помещается результат;

- счетчик адреса команд, в котором хранится адрес ячейки памяти, в которой записан код текущей команды;

- регистр флагов или условий в него помещаются сведения об особенностях результата выполнения арифметических или логических операций, например, нулевой результат, переполнение (перенос), четность и пр.;

- регистр адреса стека, в котором записан адрес последний занятой под стек ячейки памяти;

- блок управления шинами микропроцессорной системы, схемы формирующей сигналы на внешних шинах микропроцессора и, тем самым, управляющей микропроцессорной системой;

- блок дешифрирования кодов команд.

- Таймер — счетчик — предназначен для подсчета внутренних событий, для получения программно-управляемых временных задержек и для выполнения времязадающих функций МП.

- ОЗУ — служит для приема, хранения и выдачи информации, используемой в процессе выполнения программы.

- ПЗУ — служит для выдачи констант, необходимых при обработке данных в АЛУ.

- КЭШ память — хранит внутри МП копии тех команд операндов и данных, к которым производились последние обращения МП. Если МП необходимо считать данные, имеющиеся в КЭШ, то она их представляет, и нет необходимости обращаться к внешней памяти. В КЭШ помещаются результаты вычислений.

- ША, ШД, ШУ (адреса, данных, управления) — группы линий, по которым передается однотипная информация.

- Шинный интерфейс — выполняет функции согласования действий между внутренними устройствами МП и внешней системой, т.е. управляет потоками и форматами данных между МП и внешними устройствами.

В тех случаях, когда память и средства ввода/вывода размещаются на той же подложке интегральной схемы, что и **микропроцессор**, последний превращается в **микроконтроллер**. Более подробный анализ позволяет определить микроконтроллеры как устройства, имеющие память RAM или ROM вместо кэш-памяти, присутствующей обычно в большинстве периферийных устройств. В противоположность микроконтроллерам, микропроцессоры имеют устройство управления памятью и большой объем кэш-памяти. Иногда разница определяется производительностью или разрядностью.

---

## Основные характеристики микропроцессора

Микропроцессор характеризуется:

1) **тактовой частотой**, определяющей максимальное время выполнения переключения элементов;

2) **разрядностью**, т.е. максимальным числом одновременно обрабатываемых двоичных разрядов.

### 3) архитектурой

Архитектура МП дает представление о функциональном поведении логической структуры и ее организации (взаимодействие отдельных узлов и блоков МП при выполнении тех или иных вычислительных операций), определяет особенности построения программных средств, описывает внутреннюю организацию потоков данных и управляющей информации.

Понятие архитектуры микропроцессора включает в себя систему команд и способы адресации, возможность совмещения выполнения команд во времени, наличие дополнительных устройств в составе микропроцессора, принципы и режимы его работы.

В зависимости от набора и порядка выполнения команд процессоры исторически сформировались несколько классов.

### Вопросы:

1. Применение вычислительных систем и микропроцессорных устройств

2. Какие области применения вычислительных систем, кроме рассмотренных выше, Вы знаете.

3. Основные характеристики микропроцессора.

4. Сравнение обычной и тристабильной логики.

## Список литературы

### Основная литература

1. Айдинян, А.Р. Аппаратные средства вычислительной техники : учебник / А.Р. Айдинян. - М. ; Берлин : Директ-Медиа, 2016. - 125 с. : ил., схем., табл. - Библиогр. в кн. - ISBN 978-5-4475-8443-6 ; То же [Электронный ресурс]. - URL: <http://biblioclub.ru/index.php?page=book&id=443412>

2. Привалов, И. М. Основы аппаратного и программного обеспечения : учеб.-метод. пособие / И.М. Привалов ; Сев.-Кав. федер. ун-т. - Ставрополь : СКФУ, 2015. - 145 с. - 144 с.

3. Калачев А.В. Аппаратные и программные решения для беспроводных сенсорных сетей [Электронный ресурс] / А.В. Калачев. — 2-е изд. — Электрон. текстовые данные. — М. : Интернет-Университет Информационных Технологий (ИНТУИТ), 2016. — 240 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/73661.html>

### Дополнительная литература

1 Ключев А.О. Аппаратные средства информационно-управляющих систем [Электронный ресурс] : учебное пособие / А.О. Ключев, П.В. Кустарев, А.Е. Платунов. — Электрон. текстовые данные. — СПб. : Университет ИТМО, 2015. — 65 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/65791.html>

2. Лошаков С. Периферийные устройства вычислительной техники [Электронный ресурс] / С. Лошаков. — Электрон. текстовые данные. — М. : Интернет-Университет Информационных Технологий (ИНТУИТ), 2016. — 419 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/62822.html>

3. Жуков А.Е. Системы блочного шифрования [Электронный ресурс]: учебное пособие по курсу «Криптографические методы защиты информации»/ Жуков А.Е.— Электрон. текстовые данные.— М.: Московский государственный технический университет имени Н.Э. Баумана, 2013.— 80 с.— Режим доступа: <http://www.iprbookshop.ru/31633>.— ЭБС «IPRbooks», по паролю

4. Функциональные узлы аппаратных средств вычислительной техники [Электронный ресурс] : практикум по дисциплине Аппаратные средства вычислительной техники / . — Электрон. текстовые данные. — М. : Московский технический университет связи и информатики, 2014. — 44 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/61729.html>

**Перечень Интернет - ресурсов**

3. <http://www.biblioclub.ru/> - электронная библиотека

4. <http://www.uts-edu.ru/> - «Электронные курсы»

### Практическая работа 3 Типы логик

**Цель:** Ознакомление с основными характеристиками логических элементов и основами синтеза логических схем. Изучить логические элементы и их переходные характеристики.

**Знать:** логические элементы и их переходные характеристики.

**Уметь:** использовать типы логик в микропроцессорных системах.

Формируемые компетенции:

Код	Формулировка:
ОПК- 4	способностью понимать значение информации в развитии современного общества, применять информационные технологии для поиска и обработки информации;
ПК-1	способностью выполнять работы по установке, настройке и обслуживанию программных, программно – аппаратных (в том числе криптографических) и технических средств защиты информации;

**Актуальность темы** объясняется особенностями подготовки бакалавров по инженерным направлениям.

#### Теоретическая часть

В настоящее время существуют следующие типы логик:

1. КМОП - комплементарная металл-оксидная полупроводниковая логика.

2. ТТЛ - транзисторно-транзисторная логика.

#### 1. Логика на комплементарных МОП транзисторах (кмпн)

Микросхемы на комплементарных транзисторах строятся на основе МОП транзисторов с n- и p-каналами. Один и тот же потенциал открывает транзистор с n-каналом и закрывает транзистор с p-каналом. При формировании логической единицы открыт верхний транзистор, а нижний закрыт. В результате ток через микросхему не протекает. При формировании логического нуля открыт нижний транзистор, а верхний закрыт. И в этом случае ток через микросхему не протекает. Простейший логический элемент - это инвертор. Его схема приведена на рисунке 1.

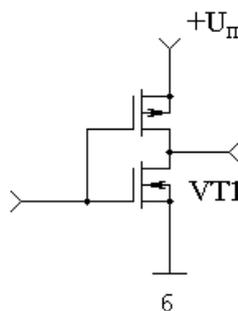


Рисунок 1. Принципиальная схема инвертора, выполненного на комплементарных МОП транзисторах.

На этой схеме для упрощения понимания принципов работы микросхемы не показаны защитные и паразитные диоды.

**Особенностью** микросхем на комплементарных МОП транзисторах является то, что в этих микросхемах в статическом режиме ток практически не потребляется. Потребление тока происходит только в момент переключения микросхемы

из единичного состояния в нулевое и наоборот. Этим током производится перезаряд паразитной ёмкости нагрузки.

Логические уровни для КМОП существенно отличаются от ТТЛ схем; уровни для КМОП делятся относительно напряжения питания, которое варьируется от +3 до +15 В. В то время как для ТТЛ они фиксированы.

Таблица ((Значения логических уровней))

Уровень	КМОП	ТТЛ
Логический 1	$2/3 V_{DD}$	$> 2,0 \text{ В}$
Логическая 0	$1/3 V_{DD}$	$< 0,8 \text{ В}$
Не определено	$(1/3 \div 2/3) V_{DD}$	$0,8 \div 2,0 \text{ В}$

$V_{DD}$  – напряжение питания.

Помехоустойчивость - максимальный уровень помехи, которая, будучи добавлена к логическому сигналу, при самых неблагоприятных условиях не приводит к сбоям в работе схемы.

Запас помехоустойчивости - это способность логической схемы подавлять помехи.

**Схема логического элемента "И-НЕ"** на КМОП микросхемах практически совпадает с упрощенной схемой "И" на ключах с электронным управлением, которую мы рассматривали ранее. Отличие заключается в том, что нагрузка подключается не к общему проводу схемы, а к источнику питания. Принципиальная схема элемента "2И-НЕ", выполненного на комплементарных МОП транзисторах приведена на рисунке 2.



Рисунок 2. Принципиальная схема элемента "2И-НЕ", выполненного на комплементарных МОП транзисторах.

В этой схеме можно было бы применить в верхнем плече обыкновенный резистор, однако при формировании низкого уровня схема постоянно потребляла бы ток. Вместо этого, в качестве нагрузки используются р-МОП транзисторы. Эти транзисторы образуют активную нагрузку. Если на выходе требуется сформировать высокий потенциал, то транзисторы открываются, а если низкий - то закрываются.

В приведённой на рисунке 2 схеме ток от источника питания на выход микросхемы будет поступать через один из транзисторов, если хотя бы на одном из входов (или на обоих сразу) будет присутствовать низкий потенциал (уровень логического нуля). Если же на обоих входах будет присутствовать уровень логической единицы, то оба р-МОП транзистора будут закрыты и на выходе микросхемы сформируется низкий потенциал. В этой схеме, так же как и в схеме на рисунке 1, если транзисторы верхнего плеча будут открыты, то транзисторы нижнего плеча будут закрыты, поэтому в статическом состоянии ток микросхемой от источника питания потребляться не будет.

**Второй особенностью** КМОП микросхем является то, что они могут работать при отключенном питании. Однако работают они чаще всего неправильно. Эта особенность

связана с конструкцией входного каскада КМОП микросхем. Полная схема КМОП инвертора приведена на рисунке 3.

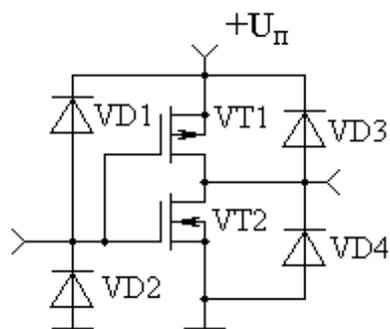


Рисунок 3- Полная схема КМОП инвертора.

Диоды VD1 и VD2 были введены для защиты входного каскада от пробоя статическим электричеством. В то же самое время при подаче на вход микросхемы высокого потенциала он через диод VD1 попадёт на шину питания микросхемы, и так как она потребляет достаточно малый ток, то микросхема начнёт работать. Однако в ряде случаев тока может не хватить. В результате микросхема может работать неправильно. **Вывод: при неправильной работе микросхемы тщательно проверьте питание микросхемы, особенно выводы корпуса.** При плохо пропаянном выводе отрицательного питания его потенциал будет отличаться от потенциала общего провода схемы.

**Третья особенность** КМОП микросхем связана с паразитными диодами VD3 и VD4, которые могут быть пробиты при неправильно подключенном источнике питания (микросхемы ТТЛ выдерживают кратковременную переполусовку питания). **Для защиты микросхем от переполусовки питания следует в цепи питания предусмотреть защитный диод.**

**Четвёртая особенность** КМОП микросхем - это протекание импульсного тока по цепи питания при переключении микросхемы из нулевого состояния в единичное и наоборот. В результате при переходе с ТТЛ микросхем на КМОП резко увеличивается уровень помех. В ряде случаев это важно и приходится отказываться от применения КМОП микросхем в пользу ТТЛ или BiCMOS.

## 2. Транзисторно-транзисторная логика (ТТЛ)

В ТТЛ схемах вместо параллельного соединения диодов используется многоэмиттерный транзистор. Физика работы этого элемента не отличается от работы диодного элемента "2И". Высокий потенциал на выходе многоэмиттерного транзистора получается только в том случае, когда на обоих входах элемента (эмиттерах транзистора) присутствует высокий потенциал (то есть нет эмиттерного тока). Принципиальная схема типового элемента ТТЛ микросхемы приведена на рисунке 4.

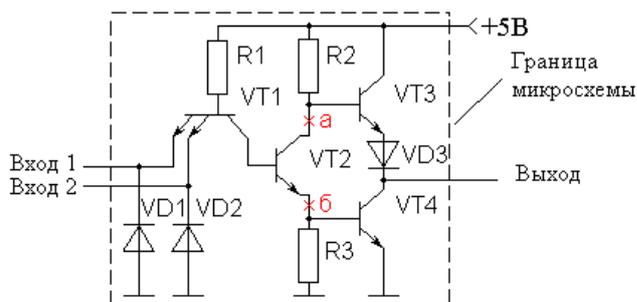


Рисунок 4. Принципиальная схема типового элемента ТТЛ микросхемы.

Умощняющий усилитель, как и в диодно-транзисторном элементе, инвертирует сигнал на выходе схемы. По такой схеме выполнены базовые элементы микросхем серий 155, 131, 155 и 531. Схемы "И-НЕ" в этих сериях микросхем обычно имеет обозначение ЛА. Например, схема К531ЛА3 содержит в одном корпусе четыре элемента "2И-НЕ". Таблица истинности, реализуемая этой схемой, приведена в таблице 1, а условно-графическое обозначение этих элементов приведено на рисунке 5.

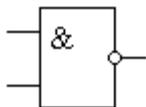


Рисунок 5. Условно-графическое изображение элемента "2И-НЕ".

Таблица 1. Таблица истинности схемы, выполняющей логическую функцию "2И-НЕ"

1	2	

На основе базового элемента строится и инвертор. В этом случае на входе используется только один диод. Схема ТТЛ инвертора приведена на рисунке 6.

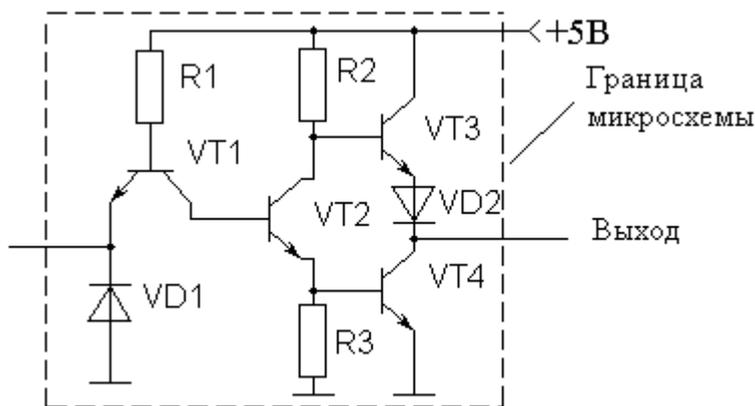


Рисунок 6. Принципиальная схема инвертора ТТЛ микросхемы.

Первые ТТЛ микросхемы оказались на редкость удачным решением, поэтому их можно встретить в аппаратуре, работающей до сих пор. Это семейство микросхем серии К155. Стандартные ТТЛ микросхемы - это микросхемы, питающиеся от источника напряжения +5В. Зарубежные ТТЛ микросхемы получили название SN74. Конкретные микросхемы этой серии обозначаются цифровым номером микросхемы, следующим за названием серии. Например, в микросхеме SN74S00 содержится четыре логических элемента "2И-НЕ". Аналогичные микросхемы с расширенным температурным диапазоном получили название SN54 (отечественный вариант - серия микросхем К133).

### Вопросы

1. В каких видах информация представляется в вычислительных системах?
2. Дайте определение логическому уровню сигнала;
3. Для каких целей применяют аналоговые вычислительные машины?

4. Каким образом большое количество микросхем можно подключить к одной шине?
5. Чем КМОП логика отличается от ТТЛ?
6. Дайте определение помехоустойчивости;
7. Какие типы логик вы знаете?
8. Чем обычная логика отличается от три - стабильной?
9. Для каких целей необходимы биты информации?
10. Какое устройство может отключаться от шины передачи данных?

### **Список литературы**

#### **Основная литература**

1. Айдинян, А.Р. Аппаратные средства вычислительной техники : учебник / А.Р. Айдинян. - М. ; Берлин : Директ-Медиа, 2016. - 125 с. : ил., схем., табл. - Библиогр. в кн. - ISBN 978-5-4475-8443-6 ; То же [Электронный ресурс]. - URL: [//biblioclub.ru/index.php?page=book&id=443412](http://biblioclub.ru/index.php?page=book&id=443412)

2. Привалов, И. М. Основы аппаратного и программного обеспечения : учеб.-метод. пособие / И.М. Привалов ; Сев.-Кав. федер. ун-т. - Ставрополь : СКФУ, 2015. - 145 с. - 144 с.

3. Калачев А.В. Аппаратные и программные решения для беспроводных сенсорных сетей [Электронный ресурс] / А.В. Калачев. — 2-е изд. — Электрон. текстовые данные. — М. : Интернет-Университет Информационных Технологий (ИНТУИТ), 2016. — 240 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/73661.html>

#### **Дополнительная литература**

1 Ключев А.О. Аппаратные средства информационно-управляющих систем [Электронный ресурс] : учебное пособие / А.О. Ключев, П.В. Кустарев, А.Е. Платунов. — Электрон. текстовые данные. — СПб. : Университет ИТМО, 2015. — 65 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/65791.html>

2. Лошаков С. Периферийные устройства вычислительной техники [Электронный ресурс] / С. Лошаков. — Электрон. текстовые данные. — М. : Интернет-Университет Информационных Технологий (ИНТУИТ), 2016. — 419 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/62822.html>

3. Жуков А.Е. Системы блочного шифрования [Электронный ресурс]: учебное пособие по курсу «Криптографические методы защиты информации»/ Жуков А.Е.— Электрон. текстовые данные.— М.: Московский государственный технический университет имени Н.Э. Баумана, 2013.— 80 с.— Режим доступа: <http://www.iprbookshop.ru/31633>.— ЭБС «IPRbooks», по паролю

4. Функциональные узлы аппаратных средств вычислительной техники [Электронный ресурс] : практикум по дисциплине Аппаратные средства вычислительной техники / . — Электрон. текстовые данные. — М. : Московский технический университет связи и информатики, 2014. — 44 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/61729.html>

#### **Перечень Интернет - ресурсов**

5. <http://www.biblioclub.ru/> - электронная библиотека
6. <http://www.uts-edu.ru/> - «Электронные курсы»

## Практическая работа 4. Логические элементы

**Цель:** Ознакомление с основными характеристиками логических элементов. Изучить логические элементы и их переходные характеристики.

**Знать:** логические элементы и их переходные характеристики.

**Уметь:** использовать логические элементы в микропроцессорных системах.

Формируемые компетенции:

Код	Формулировка:
ОПК- 4	способностью понимать значение информации в развитии современного общества, применять информационные технологии для поиска и обработки информации;
ПК-1	способностью выполнять работы по установке, настройке и обслуживанию программных, программно – аппаратных (в том числе криптографических) и технических средств защиты информации;

**Актуальность темы** объясняется особенностями подготовки бакалавров по инженерным направлениям.

### Теоретическая часть

**Логические элементы** — устройства, предназначенные для обработки информации в цифровой форме (последовательности сигналов высокого — «1» и низкого — «0» уровней в двоичной логике, последовательность «0», «1» и «2» в троичной логике, последовательностями «0», «1», «2», «3», «4», «5», «6», «7», «8» и «9» в десятичной логике). Физически логические элементы могут быть выполнены механическими, электромеханическими (на электромагнитных реле), электронными (на диодах и транзисторах), пневматическими, гидравлическими, оптическими и др.

С развитием электротехники от механических логических элементов перешли к электромеханическим логическим элементам (на электромагнитных реле), а затем к электронным логическим элементам на электронных лампах, позже — на транзисторах. После доказательства в 1946 г. теоремы Джона фон Неймана об экономичности показательных позиционных систем счисления стало известно о преимуществах двоичной и троичной систем счисления по сравнению с десятичной системой счисления. От десятичных логических элементов перешли к двоичным логическим элементам. Двоичность и троичность позволяет значительно сократить количество операций и элементов, выполняющих эту обработку, по сравнению с десятичными логическими элементами. Логические элементы выполняют логическую функцию (операцию) над

входными сигналами (операндами, данными). Всего возможно логических функций

и соответствующих им логических элементов, где — основание системы

счисления, — число входов (аргументов), — число выходов, то есть бесконечное число логических элементов. Поэтому в данной статье рассматриваются только простейшие и важнейшие логические элементы.

1. **Буфер** - не изменяет логического состояния цифрового сигнала, т.е. логическая 1 или 0 на входе, вызывается логической 1 или 0 на выходе. Их применяют для повышения нагрузочной способности по току, а так же для формирования логических уровней, действующих в определенном интерфейсе.

2. **Инвертор** - осуществляет дополнение логического состояния, т.е. логическая 1 на

входе вызывает 0 на выходе, и наоборот.

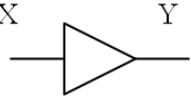
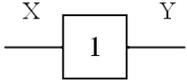
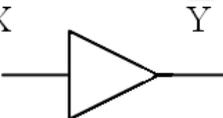
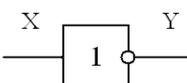
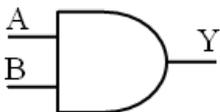
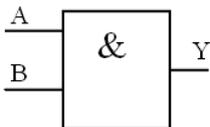
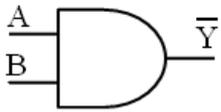
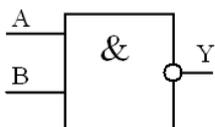
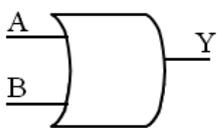
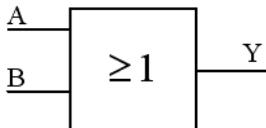
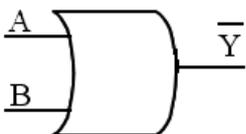
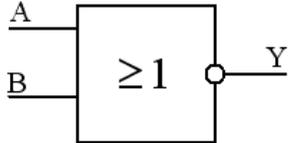
3. Элемент "И" - на выходе этого элемента логическая 1 появляется, только если все входы данного элемента находится в состоянии логической единицы. Все остальные комбинации приводят к появлению логического нуля на выходе.

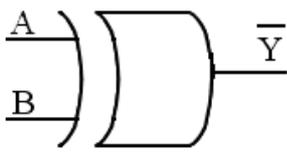
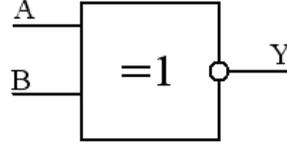
4. Элемент "НЕ-И" -- на выходе образуется логический 0, когда на всех входах одновременно логическая 1, (другие комбинации вызывают на выходе логич. 0).

5. Элемент "ИЛИ" -- на выходе появляется 1, если хотя бы один из входов находится в состоянии 1.

6. Элемент "НЕ-ИЛИ" -- на выходе логич. 1, когда на всех входах логич. 0.

7. Элемент "Исключающее - ИЛИ" или сумматор по модулю 2.

Логическая функция	Обозначение по стандарту MN/ANST	Обозначение по стандарту R33939	Таблица истинности															
Буфер			<table border="1"> <tr><td>x</td><td>y</td></tr> <tr><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td></tr> </table>	x	y	0	0	1	1									
x	y																	
0	0																	
1	1																	
Инвертор			<table border="1"> <tr><td>x</td><td>y</td></tr> <tr><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td></tr> </table>	x	y	0	1	1	0									
x	y																	
0	1																	
1	0																	
И; $A*B=Y$			<table border="1"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </table>	A	B	Y	0	0	0	0	1	0	1	0	0	1	1	1
A	B	Y																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
НЕ-И;			<table border="1"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </table>	A	B	Y	0	0	1	0	1	1	1	0	1	1	1	0
A	B	Y																
0	0	1																
0	1	1																
1	0	1																
1	1	0																
ИЛИ; $A+B=y$			<table border="1"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </table>	A	B	Y	0	0	0	0	1	1	1	0	1	1	1	1
A	B	Y																
0	0	0																
0	1	1																
1	0	1																
1	1	1																
НЕ-ИЛИ;			<table border="1"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </table>	A	B	Y	0	0	1	0	1	0	1	0	0	1	1	0
A	B	Y																
0	0	1																
0	1	0																
1	0	0																
1	1	0																

Исключающее ИЛИ			<table border="1"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </table>	A	B	Y	0	0	0	0	1	1	1	0	1	1	1	0
A	B	Y																
0	0	0																
0	1	1																
1	0	1																
1	1	0																

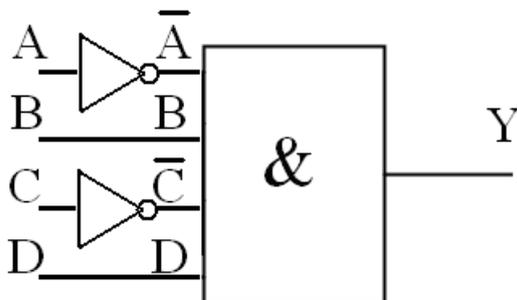
Цифровые системы строятся на основе комбинаций логических элементов. Такие комбинации могут быть описаны на основе логических элементов, таблицей истинности, булевой функцией, логической схемой.

### Комбинации логических элементов

Рассмотрим таблицу истинности:

Входы				Выход	Входы				Выход
D	C	B	A	Y	D	C	B	A	Y
0	0	0	0	0	1	0	0	0	0
0	0	0	1	0	1	0	0	1	0
0	0	1	0	0	1	0	1	0	1*
0	0	1	1	0	1	0	1	1	0
0	1	0	0	0	1	1	0	0	0
0	1	0	1	0	1	1	0	1	0
0	1	1	0	0	1	1	1	0	0
0	1	1	1	0	1	1	1	1	0

Булева функция для данной таблицы истинности является следующее  $\overline{DCBA} = Y$   
 Логическая схема, построенная на основании этой функции примет вид:



### Двоичные и шестнадцатеричные числа

- 0000=0
- 0001=1
- 0010=2
- 0011=3
- 0100=4
- 0101=5
- 0110=6
- 0111=7
- 1000=8
- 1001=9
- 1010=10=A
- 1011=11=B
- 1100=12=C

$$1101=13=D$$

$$1110=14=E$$

$$1111=15=F$$

$$10110110_2=1*2^7+0*2^6+1*2^5+1*2^4+0*2^3+1*2^2+1*2^1=182$$

Для описания систем, имеющих 2 состояния естественно использовать двоичную систему исчисления. Однако МП обрабатывает адресные слова длиной 16 бит (2 байта) и длиной 8 бит (1 байт). Такие слова трудны для восприятия программистом, поэтому используется сокращенный способ записи. Каждые 4 бита объединяются в одну цифру. Таким образом, образуется 16 различных значений. Полученный код называется шестнадцатеричным или HEX-кодом (гексо - кодом). Для цифр от 0 до 9 используются обычные цифры, а от 10 до 15 буквы латинского алфавита.

Примеры.

$$1001\ 1110 = 9E_{16}$$

$$0011\ 1010 = 3A_{16}=111010$$

$$7F=01111111$$

$$2C6E_{16}=2*16^3+C*16^2+6*16^1+E*16^0=11374$$

### Дополнительный код

ЭВМ обрабатывает информацию в двоичном коде, но если нужно использовать числа со знаком используют дополнительный код, что значительно упрощает оперативные свойства ЭВМ.

Регистр.

7	6	5	4	3	2	1	0
128	64	32	16	8	4	2	1

((вид двоичной позиции))

7	6	5	4	3	2	1	0
+							
	64	32	16	8	4	2	1

+	1	0	0	0	0	1	0	1
-	1	0	1	1	1	0	1	0

На рисунке показаны разряды 8 разрядных регистров для размещения чисел со знаком в обоих случаях бит 7 является знаковым. При 0 – знак “+” (плюс), при 1 знак “-” (минус).

### Вопросы:

1. Какие логические элементы Вы знаете?
2. Переведите число 1001101011 в десятичную форму;
3. Для каких целей используются комбинации логических элементов?
4. Переведите число 1011001101 в десятичную форму;
5. Для каких целей необходим дополнительный код?
6. Переведите число 101111101 в десятичную форму;
7. Какие адресные слова обрабатывает микропроцессор?
8. Переведите число 101111011 в десятичную форму;
9. Дайте определение HEX-коду;
10. Переведите число 1101011011 в десятичную форму;

11. Какие функции выполняет элемент НЕ-И и НЕ-ИЛИ?
12. Переведите число 1001010101 в десятичную форму;
13. Какие функции выполняет элемент И и ИЛИ?
14. Переведите число 10110001001 в десятичную форму;
15. Какие функции выполняет Буфер и инвертор?
16. Переведите число 1010001001 в десятичную форму;
17. Для каких целей нужна таблица истинности?
18. Переведите число 1011000101 в десятичную форму;
19. Какие функции выполняет логические элементы И, НЕ-И и инвертор?
20. Переведите число 101100001011 в десятичную форму

### **Список литературы**

#### **Основная литература**

1. Айдинян, А.Р. Аппаратные средства вычислительной техники : учебник / А.Р. Айдинян. - М. ; Берлин : Директ-Медиа, 2016. - 125 с. : ил., схем., табл. - Библиогр. в кн. - ISBN 978-5-4475-8443-6 ; То же [Электронный ресурс]. - URL: [//biblioclub.ru/index.php?page=book&id=443412](http://biblioclub.ru/index.php?page=book&id=443412)

2. Привалов, И. М. Основы аппаратного и программного обеспечения : учеб.-метод. пособие / И.М. Привалов ; Сев.-Кав. федер. ун-т. - Ставрополь : СКФУ, 2015. - 145 с. - 144 с.

3. Калачев А.В. Аппаратные и программные решения для беспроводных сенсорных сетей [Электронный ресурс] / А.В. Калачев. — 2-е изд. — Электрон. текстовые данные. — М. : Интернет-Университет Информационных Технологий (ИНТУИТ), 2016. — 240 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/73661.html>

#### **Дополнительная литература**

1 Ключев А.О. Аппаратные средства информационно-управляющих систем [Электронный ресурс] : учебное пособие / А.О. Ключев, П.В. Кустарев, А.Е. Платунов. — Электрон. текстовые данные. — СПб. : Университет ИТМО, 2015. — 65 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/65791.html>

2. Лошаков С. Периферийные устройства вычислительной техники [Электронный ресурс] / С. Лошаков. — Электрон. текстовые данные. — М. : Интернет-Университет Информационных Технологий (ИНТУИТ), 2016. — 419 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/62822.html>

3. Жуков А.Е. Системы блочного шифрования [Электронный ресурс]: учебное пособие по курсу «Криптографические методы защиты информации»/ Жуков А.Е.— Электрон. текстовые данные.— М.: Московский государственный технический университет имени Н.Э. Баумана, 2013.— 80 с.— Режим доступа: <http://www.iprbookshop.ru/31633>.— ЭБС «IPRbooks», по паролю

4. Функциональные узлы аппаратных средств вычислительной техники [Электронный ресурс] : практикум по дисциплине Аппаратные средства вычислительной техники / . — Электрон. текстовые данные. — М. : Московский технический университет связи и информатики, 2014. — 44 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/61729.html>

#### **Перечень Интернет - ресурсов**

7. <http://www.biblioclub.ru/> - электронная библиотека
8. <http://www.uts-edu.ru/> - «Электронные курсы»

## Практическая работа 5. Организация памяти

**Цель:** ознакомление с основными характеристиками организации памяти ЭВМ.

**Знать:** основные характеристики организации памяти ЭВМ.

**Уметь:** оперировать с основными характеристиками организации памяти ЭВМ.

### Формируемые компетенции:

Код	Формулировка:
ОПК- 4	способностью понимать значение информации в развитии современного общества, применять информационные технологии для поиска и обработки информации;
ПК-1	способностью выполнять работы по установке, настройке и обслуживанию программных, программно – аппаратных (в том числе криптографических) и технических средств защиты информации;

**Актуальность темы** объясняется особенностями подготовки бакалавров по инженерным направлениям.

### Теоретическая часть

Память – один из блоков ЭВМ, состоящий из запоминающих устройств (ЗУ) и предназначенный для запоминания, хранения и выдачи информации (алгоритма обработки данных и самих данных).

Основными характеристиками отдельных ЗУ являются емкость памяти, быстродействие и стоимость хранения единицы информации (бита).

Быстродействие (задержка) памяти определяется временем доступа и длительностью цикла памяти. Время доступа представляет собой промежуток времени между выдачей запроса на чтение и моментом поступления запрошенного слова из памяти. Длительность цикла памяти определяется минимальным временем между двумя последовательными обращениями к памяти.

Требования к увеличению емкости и быстродействия памяти, а также к снижению ее стоимости являются противоречивыми. Чем больше быстродействие, тем технически труднее достигается и дороже обходится увеличение емкости памяти.

Как и большинство устройств ЭВМ, память имеет иерархическую структуру. Обобщённая модель такой структуры, отражающая многообразие ЗУ и их взаимодействие, представлена на рис. 36. Все запоминающие устройства обладают различным быстродействием и емкостью. Чем выше уровень иерархии, тем выше быстродействие соответствующей памяти, но меньше её емкость.

К самому высокому уровню - сверхоперативному - относятся регистры управляющих и операционных блоков процессора, сверхоперативная память, управляющая память, буферная память (кэш-память).

На втором оперативном уровне находится оперативная память (ОП), служащая для хранения активных программ и данных, то есть тех программ и данных, с которыми работает ЭВМ.

На следующем более низком внешнем уровне размещается внешняя память. На рисунке 1 показана иерархическая структура памяти.

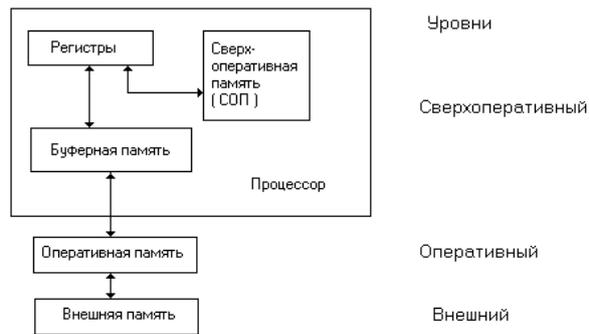


Рисунок 1- Иерархическая структура памяти

Местная память (регистровая память процессора) входит в состав ЦП (регистры управляющих и операционных блоков процессора) и предназначена для временного хранения информации. Она имеет малую ёмкость и наибольшее быстродействие. Такая память построена на базе регистров общего назначения, которые конструктивно совмещены с процессором ЭВМ. Этот тип ЗУ используется для хранения управляющих и служебных кодов, а также информации, к которой наиболее часто обращается процессор при выполнении программы.

Иногда в архитектуре ЭВМ регистровая память организуется в виде сверхоперативного ЗУ с прямой адресацией. Такая память служит для хранения операндов, данных и служебной информации, необходимой процессору.

Триггер является основным элементом памяти. Память в основном делится на 2 группы: ПЗУ, ОЗУ.

Управляющая память предназначена для хранения управляющих микропрограмм процессора и выполняется в виде постоянного ЗУ (ПЗУ) или программируемого постоянного ЗУ (ППЗУ). В системах с микропрограммным способом обработки информации УП применяется для хранения однажды записанных микропрограмм, управляющих программ, констант.

В функциональном отношении в качестве буферной памяти рассматривается кэш-память, которая размещается между основной (оперативной) памятью и процессором. Основное назначение кэш-памяти - кратковременное хранение и выдача активной информации процессору, что сокращает число обращений к основной памяти, скорость работы которой меньше, чем кэш-памяти. Кэш-память не является программно доступной. В современных ЭВМ различают кэш первого и второго уровней. Кэш первого уровня интегрирована с блоком предварительной выборки команд и данных ЦП и служит, как правило, для хранения наиболее часто используемых команд. Кэш второго уровня служит буфером между ОП и процессором. В некоторых ЭВМ существует кэш-память отдельно для команд и отдельно для данных.

Оперативная память (ОЗУ) служит для хранения информации, непосредственно участвующей в вычислительном процессе. Из ОЗУ в процессор поступают коды и операнды, над которыми производятся предусмотренные программой операции, из процессора в ОЗУ направляются для хранения промежуточные и конечные результаты обработки информации.

В ПЗУ 0 и 1 располагаются в соответствии с определенной программой разработчика. Она может быть запрограммирована и перепрограммирована пользователем. Устройства памяти бывают статические и динамические. Статическое ОЗУ записывает данные в битах, что требует до 4 транзисторов для хранения одного бита. А динамические используют для запоминания бита информации 2 состояния конденсатора: заряжен или разряжен. Т.к. при этом необходим только электронный ключ для управления зарядом и разрядом конденсатора, то объем оборудования для хранения

бита информации в 4 раза меньше, чем в статической памяти. Бит, записанный в статической памяти или ОЗУ, сохранится до тех пор, пока вместо него не будет записан другой, если только не будет выключено питание. В динамическом запоминающем устройстве данные исчезают менее чем за одну секунду, если их не регенерировать. Тайминги - количество циклов регенерации.

Следует отметить, что не использующая триггеров динамическая память занимает меньше места и позволяет запомнить больше данных за меньшую цену. Кроме того, использовать ДЗУ следует в количествах кратных 8, так как они имеют ширину в 1 байт. В то время как для небольших систем может хватить 2х статических запоминающих устройств, не требующих регенерирующих синхроимпульсов.

Кроме того, различают энергозависимую и энергонезависимую виды памяти.

### Внешняя память

Внешняя память (ВнП) используется для хранения больших массивов информации в течении продолжительного периода времени. Обычно ВнП не имеет непосредственной связи с процессором. В качестве носителя используются магнитные диски (гибкие и жёсткие), лазерные диски и др.

Сравнительно небольшая емкость оперативной памяти (8 - 64 Мбайта) компенсируется практически неограниченной емкостью внешних запоминающих устройств. Однако эти устройства сравнительно медленные - время обращения за данными для магнитных дисков составляет десятки микросекунд. Для сравнения: цикл обращения к оперативной памяти (ОП) составляет 50 нс. Исходя из этого, вычислительный процесс должен протекать с возможно меньшим числом обращений к внешней памяти.

По уровню функционирования различают следующие виды памяти: 1) сверхоперативные ЗУ; 2) ОЗУ; 3) ПЗУ; 4) БЗУ

1) Сверхоперативные ЗУ - это набор регистров на статических триггерах, хранящих информацию, используемую в МП при обработке поступающих к нему команд и данных. Они имеют быстродействие соизмеримое с быстродействием МП. Другими словами, их можно назвать как кэш-память или регистры общего назначения встроенные в кристалл.

2) ОЗУ хранят операнды и части программы, которые используются в процессе обработки, поступающей в МП информации. ОЗУ позволяет хранить промежуточные результаты вычислений, и являются памятью данных. Они могут быть как статической, так и динамической памятью.

3) ПЗУ применяются для длительного хранения неизменяемой в процессе функционирования ЭВМ информации.

4) БЗУ предназначена для согласования различных групп памяти ЭВМ между собой, а также систем памяти ЭВМ с внешними устройствами.

### Структура простейшей памяти

На рисунке 2 показана структура простейшей памяти.

Адрес, Н-код	Содержание	
0000	11000011	БЗУ
0001	00000001	
...	...	
00FE	00100000	Свободная область
01FF	11001110	
0100		
...		
1FFF		ОЗУ (256 Байт)
2000		
2001		
...		
20FE		Свободная область
20FF		
2100-FFFF		

Рисунок 2-Структура простейшей памяти

Запись в память и считывание из нее происходит при наличии доступа в память.

Память выполняется с последовательным и параллельным доступом. Последовательный доступ означает то, что к требуемому данным необходимо последовательно пройти через всю память, расположенную до искомым данным. В случае произвольного или параллельного доступа, данные могут быть записаны в любую ячейку памяти, или считаны из нее за определенное фиксированное время, называемое временем доступа в память. В таблице 1 показаны функциональные состояния.

Таблица 1

Функциональное состояние	CS	WE	Q
Запись	0	0	1
Считывание	0	1	Инверсия
Ожидание	1	*	1

На входы данных для записи в память поступает слово: 0101, а положение ячейки в памяти с адресом 12, определено величиной 1100, поступающей на адресный вход. Затем, две команды управления CS и WE переводят ОЗУ в состоянии записи.

В ходе операции считывания инверсное значение слова данных, на которое указывают адресные входы, появляется на выходах. Данные, расположенные в ОЗУ не разрушаются во время операции считывания. В состоянии ожидания все выходы переходят в неактивное состояние и никакие данные не проходят через входы D (рис.3).

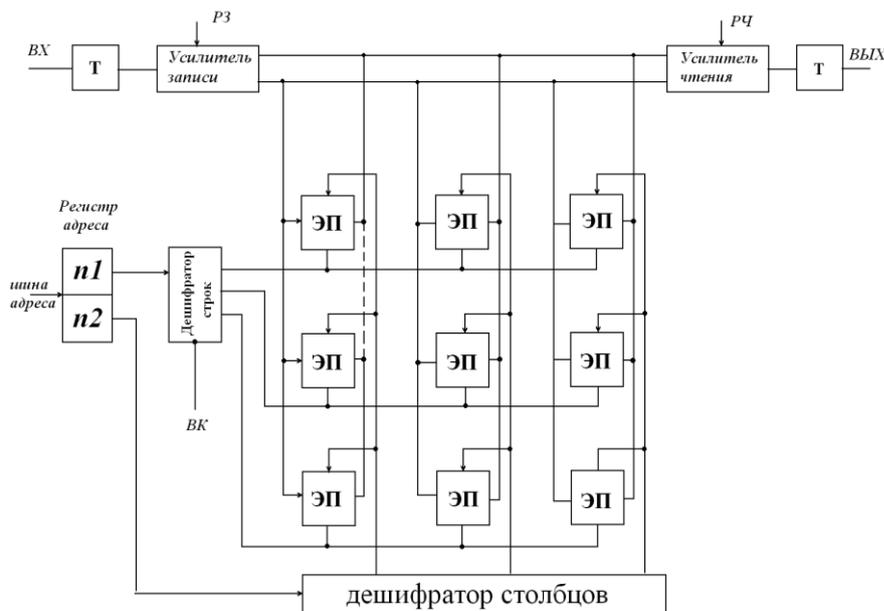


Рисунок 3

Информация хранится в накопителе, он представляет собой матрицу, составленную из элементов памяти (ЭП), расположенных вдоль строк и столбцов. ЭП может хранить 1 бит информации, кроме того, он снабжен управляющими цепями для установки элемента в любой из 3х режимов:

- 1) Режим хранения, в котором он отключен от входа и выхода микросхемы;
- 2) Режим чтения, в которой хранящиеся в элементе памяти информация выдается на выход микросхемы;
- 3) Режим записи, в котором в элемент памяти записывается новая, поступающая с входа микросхемы, информация.

Каждому элементу памяти приписан номер, называемый адресом элемента. Для

поиска требуемого элемента памяти, указывается строка и столбец соответствующий его положению.

Адрес элемента памяти в виде двоичного числа принимается по шине адреса в регистр адреса. Число разрядов адреса связано с емкостью накопителя. Число строк и столбцов накопителя выбираются равными целой степени  $2x$ . Например, при емкости  $2^{10}$  число разрядов адреса = 10.

Разряды регистра адреса делятся на 2 группы:

– одна группа определяет двоичный номер строки, на которой в накопителе расположен элемент памяти:

– другая группа определяет двоичный номер столбца, в котором расположен выбираемый элемент памяти.

Каждая группа разрядов адреса подается на соответствующий дешифратор. При этом каждый из дешифраторов создает на одной из своих выходных цепей уровень логической единицы. На остальных выходах устанавливается логический ноль. Выбранный элемент памяти оказывается под воздействием уровня логической единицы одновременно по цепям строки и столбца. При чтении содержимое элемента памяти выдается на усилитель чтения, а с него на выходной триггер и выход микросхемы. Режим записи устанавливается подачей сигнала на вход разрешения записи (P3). При уровне логического нуля на входе P3 открывается усилитель записи и бит информации с входа данных поступает в выбранный элемент памяти и запоминается в нем. Указанные процессы происходят тогда, когда на входе выбора кристалла (VK) действует активный уровень логического нуля.

### **Постоянные запоминающие устройства (ПЗУ)**

По способу занесения информации ПЗУ делятся на однократно программируемые и репрограммируемые.

Программируемые маской ПЗУ.

Если МП система рассчитана на массовый выпуск, то применяется данный метод. Запись в такие устройства осуществляется в процессе производства. Хранящиеся данные определяются применяемой маской.

Программируемые ПЗУ с плавкими переключками оказываются экономичными при среднем объеме производства, их программирует сам разработчик. Внутри микросхемы находится матрица из нихромовых или поликремниевых переключек, которые можно расплавлять, подав импульс тока с соответствующими параметрами.

У оптически стираемых ПЗУ в корпусе имеется окно, через которое на матрицу запоминающих элементов можно подать свет, под действием его лучей в течение нескольких минут хранимые данные стираются. После этого в микросхему при помощи программатора можно зашить новую информацию.

В электрически стираемых ПЗУ содержимое стирается подачей электрических импульсов, но при этом микросхему можно не вынимать из гнезда.

### **Адресация памяти**

В отличие от ОЗУ при считывании из накопителя выдается содержимое целой строки элементов памяти, такая строка обычно содержит несколько слов. При помощи селектора выделяется нужная строка и на выход передается требуемое слово. При обращении к памяти должен указываться адрес слова. В данном случае он содержит 8 разрядов, которые разбиваются на 2 группы. Дешифратор 1 выбирает одну из  $32x$  строк накопителя, содержимое строки, при этом, состоит из 32 бит или 8-ми 4-х разрядных слов. Номер слова в строке задается группой A2. Дешифратор 2 преобразует эту адресную группу в сигнал на одном из 8 своих выходов. По этому сигналу в селекторе из содержимого строки выделяется требуемое слово, которое подается через буферы ввода/вывода на выход микросхемы (рис.4).

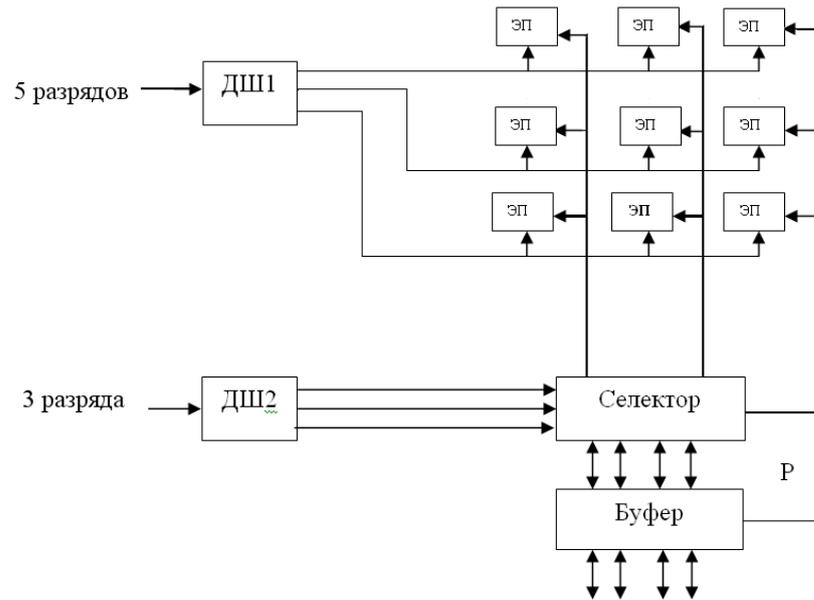


Рисунок 4-Схема "накопителя", построенная на элементах памяти.

**Буферная память.** В вычислительных системах используются подсистемы с различным быстродействием в частности с разной скоростью передачи данных. Для реализации связи в таких системах используется буферная память FIFO (рис.5).

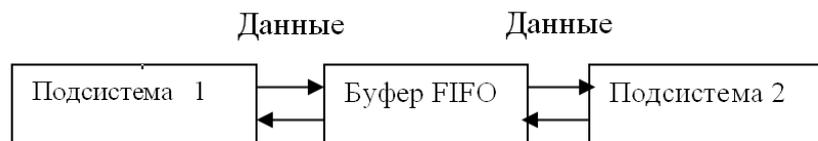


Рисунок 5- Структура буферной памяти

Данные от подсистемы 1 временно запоминаются в буферной памяти до готовности подсистемы 2 принять их. Емкость буферной памяти должна быть достаточной для хранения тех данных, которые подсистема 1 формирует между считыванием их подсистемой 2.

Отличительная особенность буферной памяти состоит в записи данных с определенным быстродействием под управлением подсистемы 1, а считывание с быстродействием и управлением подсистемы 2. Такая память носит название - эластичная память.

В общем случае память должна выполнять операции записи и считывания независимо и даже одновременно, что устраняет необходимость синхронизации подсистем.

Кроме этого буферная память должна сохранять порядок поступления данных, от подсистемы 1, т.е. работать по принципу: первое записанное слово считывается первым (FIFO) (рис.6).

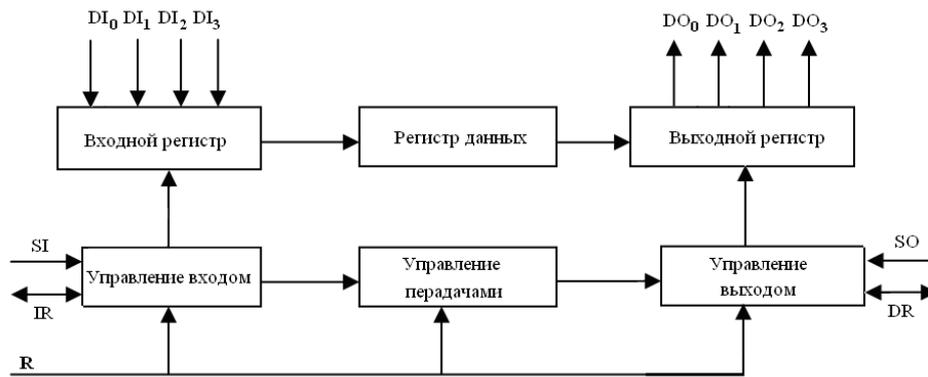


Рисунок 6

Входные данные поступают на линии DI0 и DI3 и выход осуществляется через контакты DO0 DO3.

Вход на запись данных производится управляющим сигналом SA (shift int), а вывод сигналом SO (shift out). Ввод данных осуществляется только при наличии сигнала IR (input ready), а вывод при наличии сигнала OR (output ready). Управляющий сигнал R (reset) производит сброс содержимого буфера.

При вводе 4 битного сигнала под действием сигнала SI данные автоматически передвигаются в ближайший к выходу свободный регистр. Состоянию регистра данных отображается в соответствующем ему управляющем триггере. Совокупность управляющих триггеров образует управляющий регистр, если регистр содержит данные, то управляющий регистр находится в состоянии логической единицы, в противном случае в состоянии логического нуля. Как только управляющий бит соседнего справа регистра изменится на ноль, слово данных автоматически сдвигается к выходу. Перед началом работы в буфер подается сигнал сброса R. При этом все регистры переходят в состояние нуля. И на выходе IR формируется логическая единица, указывающая на то, что буфер готов принять данные. Под действием сигнала ввода SI входное слово загружается в регистр, а управляющий триггер этого регистра устанавливается в состоянии единицы. При этом на выводе IR формируется логический ноль.

Связи между регистрами организованы так, что поступившее в 1 регистр слово копируется во всех регистрах данных (FIFO) и появляется на выходах DO0 и DO3.

### Вопросы

1. Дайте определение динамическим ЗУ;
2. Как различают ПЗУ по способу занесения информации?
3. Дайте определение буферам FIFO;
4. Какой должна быть емкость буферных ЗУ?
5. Опишите принцип работы FIFO;
6. Дайте определение электрически стираемым ПЗУ?
7. В чем состоит эластичность памяти?
8. Чем ПЗУ отличается от ОЗУ?
9. Как различается память по уровню функционирования?
10. Опишите структуру простейшей памяти;
11. Дайте определение сверхоперативным запоминающим устройствам?
12. С чем связано число разрядов адреса?
13. Дайте определение статической и динамической памяти;
14. С чем связано число разрядов адреса?
15. В чем состоит отличие статической памяти от динамической?
16. Какие процессы протекают в системе памяти, когда на входе выбора кристалла действует активный уровень логического нуля?

17. Опишите структуру накопителя;
  18. Какой должна быть емкость буферных ЗУ?
  19. Какие режимы работы накопителя Вы знаете?
  20. Куда поступает адрес элемента памяти?
- 

### **Список литературы**

#### **Основная литература**

1. Айдинян, А.Р. Аппаратные средства вычислительной техники : учебник / А.Р. Айдинян. - М. ; Берлин : Директ-Медиа, 2016. - 125 с. : ил., схем., табл. - Библиогр. в кн. - ISBN 978-5-4475-8443-6 ; То же [Электронный ресурс]. - URL: [//biblioclub.ru/index.php?page=book&id=443412](http://biblioclub.ru/index.php?page=book&id=443412)

2. Привалов, И. М. Основы аппаратного и программного обеспечения : учеб.-метод. пособие / И.М. Привалов ; Сев.-Кав. федер. ун-т. - Ставрополь : СКФУ, 2015. - 145 с. - 144 с.

3. Калачев А.В. Аппаратные и программные решения для беспроводных сенсорных сетей [Электронный ресурс] / А.В. Калачев. — 2-е изд. — Электрон. текстовые данные. — М. : Интернет-Университет Информационных Технологий (ИНТУИТ), 2016. — 240 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/73661.html>

#### **Дополнительная литература**

1 Ключев А.О. Аппаратные средства информационно-управляющих систем [Электронный ресурс] : учебное пособие / А.О. Ключев, П.В. Кустарев, А.Е. Платунов. — Электрон. текстовые данные. — СПб. : Университет ИТМО, 2015. — 65 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/65791.html>

2. Лошаков С. Периферийные устройства вычислительной техники [Электронный ресурс] / С. Лошаков. — Электрон. текстовые данные. — М. : Интернет-Университет Информационных Технологий (ИНТУИТ), 2016. — 419 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/62822.html>

3. Жуков А.Е. Системы блочного шифрования [Электронный ресурс]: учебное пособие по курсу «Криптографические методы защиты информации»/ Жуков А.Е.— Электрон. текстовые данные.— М.: Московский государственный технический университет имени Н.Э. Баумана, 2013.— 80 с.— Режим доступа: <http://www.iprbookshop.ru/31633>.— ЭБС «IPRbooks», по паролю

4. Функциональные узлы аппаратных средств вычислительной техники [Электронный ресурс] : практикум по дисциплине Аппаратные средства вычислительной техники / . — Электрон. текстовые данные. — М. : Московский технический университет связи и информатики, 2014. — 44 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/61729.html>

#### **Перечень Интернет - ресурсов**

9. <http://www.biblioclub.ru/> - электронная библиотека
10. <http://www.uts-edu.ru/> - «Электронные курсы»

## Практическая работа 6. Архитектура микропроцессоров.

**Цель:** ознакомление с архитектурой микропроцессоров.

**Знать:** основные принципы построения процессоров

**Уметь:** оперировать с основными характеристиками архитектуры микропроцессоров.

### Формируемые компетенции:

Код	Формулировка:
ОПК- 4	способностью понимать значение информации в развитии современного общества, применять информационные технологии для поиска и обработки информации;
ПК-1	способностью выполнять работы по установке, настройке и обслуживанию программных, программно – аппаратных (в том числе криптографических) и технических средств защиты информации;

**Актуальность темы** объясняется особенностями подготовки бакалавров по инженерным направлениям.

### Теоретическая часть

Современные вычислительные машины выполняются на интегральных микросхемах.

Интегральные микросхемы - микроэлектронные изделия, выполняющие определенную функцию преобразования сигнала, его обработку, и имеющее большую плотность упаковки электрических элементов и кристаллов, которые рассматривают как единое целое.

С точки зрения плотности упаковки элементов интегральные микросхемы классифицируются как микросхемы малой степени интеграции (ИС), средней степени интеграции (СИС), большой степени интеграции (БИС), сверхбольшой степени интеграции (СБИС):

ИС микросхемы содержат до 10 элементов.

СИС микросхемы содержат от 10 до 200 элементов.

БИС микросхемы содержат от 200 до 10000 элементов.

СБИС микросхемы содержат свыше 10000 элементов.

Как правило, в цифровых интегральных микросхемах активные элементы работают в ключевом режиме.

#### 1. Триггеры.

Триггеры являются электронным элементом памяти с двумя устойчивыми состояниями, таким образом, триггер позволяет запомнить один из двоичных разрядов. Переход из одного устойчивого состояния происходит под действием внешнего сигнала.

Рассмотрим асинхронный RS триггер (рис.1).

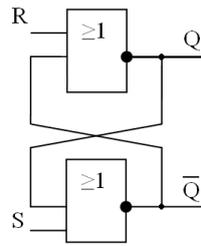


Рисунок 1- Асинхронный RS триггер

Если на вход S подана логическая единица, а на вход R логический ноль, то на выходах получим следующее:

$$1) \bar{Q} = S + Q = 1 + 0 = 1$$

$$2) Q = R + \bar{Q} = 0 + 1 = 1$$

При S=0 и R=1, состояние выходов изменяется следующим образом:  $\bar{Q} = 1; Q = 0$

При подаче на оба входа логической единицы состояние триггера не определено.

## 2. Регистры

Регистры – узлы вычислительной машины, предназначенные для запоминания и временного хранения числа на определенное количество разрядов вправо и влево.

Регистр – это совокупность триггеров, число которых соответствует количеству двоичных разрядов в слове. В последнем четырехразрядном регистре на JK триггерах, код двоичного числа, потребует 0101, начиная с младшего, поступает на вход. При поступлении на вход единицы. На выходе Q3 после окончания тактового импульса появится единица (рис.2).

Одновременно со следующим тактовым импульсом на вход поступает нулевое значение нулевого разряда числа.

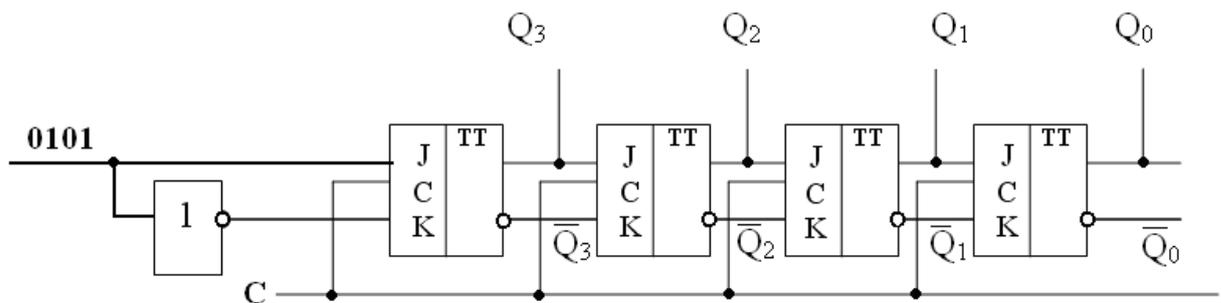


Рисунок 2

Таким образом, одновременно с записью значения второго разряда в первом слева триггере, записанное в нем ранее значение первого разряда числа перемещается (сдвигается) в следующий триггер. После третьего тактового импульса происходит третий сдвиг информации вправо.

В параллельном регистре запись числа осуществляет параллельным кодом. Код второго числа поступает на несколько (по кол-ву разрядов) входов.

## 3. Основные узлы микропроцессора, их взаимодействие и связи

Принципы построения процессоров

Существуют два принципиально различных подхода:

- использование принципа схемной логики;
- использование принципа программной логики.

В первом случае в процессе проектирования подбирается некоторый набор цифровых микросхем и определяется такая схема соединения их выводов, которая

обеспечивает требуемое функционирование, т.е. функционирование процессора определяется тем, какие выбраны микросхемы, и по какой схеме выполнено соединение их выводов. Устройства, выполненные на таком принципе способны обеспечить наивысшее быстродействие.

Второй подход предполагает построение и использование одной или нескольких БИС или СБИС некоторого универсального устройства, в котором требуемое функционирование обеспечивается занесением в память определенной программы. В зависимости от введенной программы такое универсальное устройство способно обеспечить выполнение самых разнообразных функций для решения сложных задач.

Набор БИС обеспечивающих построение цифровых устройств образует микропроцессорный комплекс МПК.

#### Достоинства и недостатки

В устройстве, построенном на принципе схемной логики, любое изменение или расширение функциональных возможностей влечет за собой демонтаж устройства и монтаж нового по новой схеме.

А в случае использования принципа программной логики такое изменение достигается только заменой хранящейся в памяти программы новой соответствующей новым выполняемым устройством функциям.

#### Архитектура микропроцессора

Микропроцессоры – это СБИС. Микропроцессор образует ядро любой микрокомпьютерной системы.

Основные функции микропроцессора:

- 1) извлечение, декодирование и выполнение команд в указанном порядке
- 2) передача данных из памяти в память, из устройств ввода/вывода в устройства ввода/вывода.
- 3) Ответ на внешние прерывания
- 4) Установка общей синхронизации и выработка сигналов управления для всей системы (рис.3)

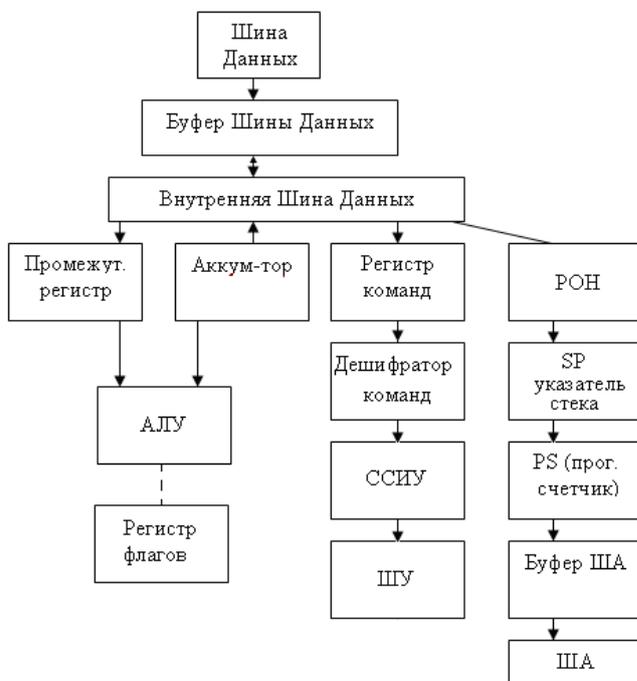


Рисунок 3-Архитектура микропроцессора

Главным внутренними элементами МП являются:

- 1) арифметико-логическое устройство (АЛУ);
- 2) устройство управления воспринимает и генерирует управляющий сигнал, например, сигнал чтения и записи, а также формирует сигналы для синхронизации всей системы.
- 3) внутренние регистры используются временного хранения команд и адресов;
- 4) интерфейсные средства - аппаратура и шины, обеспечивающие связь устройств между собой и с внешней аппаратурой.

Отдельные операции предусмотрены логикой микропроцессора, и реализуется по микротактам, что сказывается на быстродействии. Повышение быстродействия происходит за счет параллельной обработки сразу нескольких разрядов арифметико-логическим устройством, а также путем совмещения внутри одного машинного такта нескольких микрокоманд и использования быстрой элементной базы.

АЛУ состоит из двоичного сумматора со схемами ускоренного переноса, регистров для временного хранения операндов и регистра сдвига. АЛУ выполняет операции сложения, вычитания, сдвига, логических операций "и", "или", "не", сложение по модулю 2. Различают арифметико-логические устройства параллельного и смешанного действия.

В АЛУ последовательного действия операции над кодами осуществляются последовательно разряд за разрядом. Код числа представляется в виде серии сигналов, действующий в одной и той же цепи в различные моменты времени. Сигнал, проходящий в данный момент времени по цепи, соответствует определенному разряду кода числа. В следующий момент времени АЛУ параллельного действия операция над кодами чисел осуществляется одновременно по всем входам.

Коды чисел изображаются в виде совокупности сигналов, каждый из которых действует по своей операции, число цепей равно числу разрядов.

Аккумулятор функционирует как регистр источник и регистр-получатель, т.е. одновременно является источником одного из байтов данных, которые требуются для операции в АЛУ и места, куда помещаются результаты операции.

Блок внутренних регистров образует внутреннюю память микропроцессора, в которую при обработке помещаются двоичные данные. Некоторые регистры доступны программисту, некоторые нет.

Регистры разделяются на:

*Специализированные*, т.е. имеющие конкретное назначение, например, указание ячейки памяти или хранение результата операции АЛУ.

*Общего назначения (РОН)*, помимо основного назначения (хранения операндов) РОН могут использоваться для выполнения функций специальных регистров. А именно, формирование адресов, стеков, счетчика, адресов и т.д. Все РОН доступны программисту.

РОН определяет вычислительные способности МП, т.е. с увеличением числа РОН в МП возрастает его производительность за счет увеличения скорости обращения внутренней памяти по сравнению со скоростью обращения к запоминающему устройству через интерфейс.

Процессоры семейства x86 имеют разное количество регистров различного размера. 1ые модели 8086 и 8088 содержали 14 регистров, и каждый из них мог вмещать одно 16-ти разрядное число.

Разрядность внутренних регистров определяет, какое количество бит способен обработать процессор.

Следующий блок имеет указатель команды в 8-битных МП. Это 16-ти битный регистр, содержащий адрес очередной команды, выбирается из запоминающего устройства. Код этой команды принимается и хранится в регистре команд, который по сигналу блока управления передает информацию в устройство.

При выборе каждого командного байта происходит автоматический инкремент программного счетчика.

**Регистр флагов** (регистр состояния) содержит информацию о внутреннем состоянии МП, в частности об особенностях результата последней операции АЛУ. Например, является ли он нулевым..., больше... или меньше нуля, имеется ли переполнение или запрос на прерывание. Его содержимое используется для перехода внутри программы по заданным признакам или условиям.

**Указатель стека** - это специализированный регистр-счетчик содержимое, которого всегда является адресом. Этот адрес принадлежит особой группе ячеек памяти, которая называется стеком. Когда МП выполняет программу обслуживания прерывания, текущие данные во всех регистрах МП должны сохраняться. Эта сохранность обеспечивается стеком, а когда программа полностью выполнена, содержимое счетчика команд должно быть сохранено так, чтобы МП мог возвратиться в соответствующее место программы в памяти. Эта временная память является стеком. Стек типового МП содержится в ОЗУ, его положение определяется программистом. Обычно стек работает по принципу "последний пришел, первым ушел" LIFO. Данные проталкиваются в стек, а затем выталкиваются из него. Когда записывается очередное слово, то число указателя стека увеличивается. Извлечение слова из стека сопровождается уменьшением числа, заполняющего указатель стека.

**Регистр команд** непосредственно программисту недоступен. Он содержит текущий командный байт, который декодируется дешифратором команды. Выходы дешифратора команды подаются в схему управления МП, которая определяет направление передачи данных и реагирует на внешние сигналы, появляющиеся на шине управления.

**Схема синхронизации и управления** - управляет движением сигналов по внутренней шине данных, а также по внешним линиям управления в соответствии с выходными сигналами дешифратора.

**Буферы данных и адреса** обеспечивают связь МП с внешними шинами данных и адреса. Особенность буфера в том, что в каждом разряде они используют логические элементы с 3мя состояниями. В них кроме логического нуля и единицы есть 3-е состояние, в котором они имеют бесконечное входное сопротивление и оказываются отключенными от шин. Использование таких буферов позволяет процессору отключаться от внешних шин, предоставляя их в распоряжение внешних устройств, а также позволяя использовать одну и ту же шину данных, как для приема данных, так и для их передачи. Это в свою очередь позволяет сократить число выводов микросхем.

**Шина данных (ШД).** Все узлы внутри БИС МП связаны информационной ШД, которая представляет собой многопроводную магистраль. Разрядность шины данных определяет количество проводников, используемых для передачи двоичных данных. По шине данных передаются не только обрабатываемая АЛУ слова, но и командная информация. Шина данных МП работает в режиме двунаправленной передачи, т.е. по ней можно передавать слова в обоих направлениях, но не одновременно. В процессорах семейства 80286 шина данных исп. 16 проводников.

**Шина адреса (ША)** - это набор проводников, по которым передаются адресные сигналы и в соответствии с ними осуществляется выбор ячейки памяти, в которую или из которой передаются данные. По каждому проводнику передается 1 разряд адреса. Разрядность шины адреса определяет максимальный объем адресуемой МП памяти. При 2-х разрядной адресации можно выбрать только 4 ячейки. В процессоре 8086 и 8087 использовалась 20-ти разрядная шина адреса.

ША и ШД независимы, но, как правило, чем больше разрядов у ШД, тем больше их у ША.

Обе шины характеризуют вычислительные возможности процессора, а количество разрядов определяет способность процессора обмениваться информацией. Разрядность ША характеризует то, с каким объемом информации процессор может работать.

**Шина Управления (ШУ).** По двунаправленной шине управления передаются следующие управляющие сигналы: от внешних устройств, об их состоянии и состоянии

МП, запросы на прерывания от внешних устройств и МП, сигналы разрешения прерывания к внешним устройствам, сигналы записи слов во внешнюю память и чтение слов, записанных в ней.

**Устройство управления (УУ).** Оно выполняет функции управления для обеспечения правильного взаимодействия составных частей ЭВМ. УУ предназначено для организации автоматического выполнения заданной программы решения задачи путем координации работы всех остальных узлов вычислительной машины, что осуществляется посылкой в различные узлы и блоки системы управляющих сигналов в определенные моменты времени. Главная функция устройства управления состоит в преобразовании командной информации, представленной командой решения задачи во вторичную информацию, представленную управляющими сигналами, воздействия которых на другие устройства обеспечивают решения поставленной задачи. По своим возможностям устройства управления делятся на универсальные и с жесткой программой. Первое используется в большинстве ЭВМ и обеспечивает управление любыми программами в пределах возможностей данной машины. Второе обеспечивает лишь выполнение отдельных программ, что имеет место специализированных ЭВМ.

#### **Взаимодействие блоков МП**

Предположим, что задача обработки данных заключается в сложении двух операндов, каждый из которых представляет собой 8-ми разрядное двоичное число или байт. 8-ми разрядная АЛУ выполняет все арифметико-логические операции. На первый вход АЛУ поступает байт из 8 разрядного аккумулятора, а на второй вход из 8 разрядного промежуточного регистра. Результат сложения 2х байтов передается с выхода АЛУ через внутреннюю ШД в аккумулятор. Такая организация удовлетворяет одноадресной организации МП. Для нее характерно то, что один из операндов, участвующих в обработке всегда находится в аккумуляторе, адрес которого задан неявно, поэтому при выполнении операции сложения, следует учитывать только адрес второго операнда, находящегося например, в одном из регистров общего назначения.

Первые 2 регистра общего назначения предназначены для временного хранения данных во время выполнения команды. Они недоступны программисту, остальные 6 служат ячейками внутренней памяти (рис4).



Рисунок 4- Взаимодействие блоков МП: МП – микропроцессор; ПЗУ – постоянное запоминающее устройство (ЗУ); ОЗУ – оперативное ЗУ; С.С.О. – схема сопряжения объектов

Типовая структура МП-устройств содержит МП, ОЗУ, ПЗУ, каналы или порты ввода/вывода и схемы связи или сопряжения с объектом.

#### **Вопросы:**

1. Для каких целей необходима шина данных
2. Какие принципы построения процессоров Вы знаете
3. Каким образом функционируют блоки микропроцессора
4. Перечислите основные блоки, входящие в состав микропроцессора.
5. Для каких целей необходима шина адреса

6. Какие принципы построения процессоров Вы знаете
7. Дайте определение триггеру
8. Для каких целей необходимы буферы данных и адреса
9. Какие принципы построения процессоров Вы знаете
10. Дайте определение регистру.
11. Для каких целей необходима схема синхронизации и управления
12. Какие принципы построения процессоров Вы знаете
13. Для каких целей необходимо арифметико-логическое устройство
14. Разделите интегральные микросхемы по плотности упаковки элементов.
15. Какие принципы построения процессоров Вы знаете
16. Для каких целей необходим регистр команд.
17. Каким образом функционирует регистр сдвига
18. Каким образом функционируют блоки микропроцессора
19. Для каких целей необходим регистр флагов
20. Для каких целей необходимы регистры общего назначения
21. Какие принципы построения процессоров Вы знаете
22. Дайте определение стеку
23. Для каких целей необходим указатель стека
24. Каким образом функционируют блоки микропроцессора
25. Дайте определение аккумулятору и блоку внутренних регистров
26. На что влияет разрядность шины адреса и шины данных.
27. Какие принципы построения процессоров Вы знаете
28. Дайте определение интегральным микросхемам
29. Для каких целей необходимо устройство управления
30. Каким образом функционируют блоки микропроцессора

### **Список литературы**

#### **Основная литература**

1. Айдинян, А.Р. Аппаратные средства вычислительной техники : учебник / А.Р. Айдинян. - М. ; Берлин : Директ-Медиа, 2016. - 125 с. : ил., схем., табл. - Библиогр. в кн. - ISBN 978-5-4475-8443-6 ; То же [Электронный ресурс]. - URL: <http://biblioclub.ru/index.php?page=book&id=443412>

2. Привалов, И. М. Основы аппаратного и программного обеспечения : учеб.-метод. пособие / И.М. Привалов ; Сев.-Кав. федер. ун-т. - Ставрополь : СКФУ, 2015. - 145 с. - 144 с.

3. Калачев А.В. Аппаратные и программные решения для беспроводных сенсорных сетей [Электронный ресурс] / А.В. Калачев. — 2-е изд. — Электрон. текстовые данные. — М. : Интернет-Университет Информационных Технологий (ИНТУИТ), 2016. — 240 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/73661.html>

#### **Дополнительная литература**

1 Ключев А.О. Аппаратные средства информационно-управляющих систем [Электронный ресурс] : учебное пособие / А.О. Ключев, П.В. Кустарев, А.Е. Платунов. — Электрон. текстовые данные. — СПб. : Университет ИТМО, 2015. — 65 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/65791.html>

2. Лошаков С. Периферийные устройства вычислительной техники [Электронный ресурс] / С. Лошаков. — Электрон. текстовые данные. — М. : Интернет-Университет Информационных Технологий (ИНТУИТ), 2016. — 419 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/62822.html>

3. Жуков А.Е. Системы блочного шифрования [Электронный ресурс]: учебное пособие по курсу «Криптографические методы защиты информации»/ Жуков А.Е.— Электрон. текстовые данные.— М.: Московский государственный технический университет имени Н.Э. Баумана, 2013.— 80 с.— Режим доступа: <http://www.iprbookshop.ru/31633>.— ЭБС «IPRbooks», по паролю

4. Функциональные узлы аппаратных средств вычислительной техники [Электронный ресурс] : практикум по дисциплине Аппаратные средства вычислительной техники / . — Электрон. текстовые данные. — М. : Московский технический университет связи и информатики, 2014. — 44 с. — 2227-8397. — Режим доступа: <http://www.iprbookshop.ru/61729.html>

**Перечень Интернет - ресурсов**

11. <http://www.biblioclub.ru/> - электронная библиотека

12. <http://www.uts-edu.ru/> - «Электронные курсы»